

10/667,321 ~

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    8 月    5 日  
Date of Application:

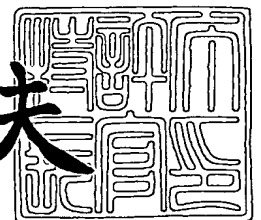
出 願 番 号                      特 願 2 0 0 3 - 2 8 6 6 0 8  
Application Number:  
[ST. 10/C]:                      [ J P 2 0 0 3 - 2 8 6 6 0 8 ]

出      願      人                      株 式 会 社 リ コ ー  
Applicant(s):

2 0 0 3 年 1 0 月 1 0 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 3 - 3 0 8 3 7 1 0

【書類名】 特許願  
【整理番号】 0304071  
【提出日】 平成15年 8月 5日  
【あて先】 特許庁長官 殿  
【国際特許分類】 G02B 26/10  
【発明者】  
    【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内  
    【氏名】 大森 淳史  
【発明者】  
    【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内  
    【氏名】 石田 雅章  
【発明者】  
    【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内  
    【氏名】 二瓶 靖厚  
【発明者】  
    【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内  
    【氏名】 小篠 団  
【特許出願人】  
    【識別番号】 000006747  
    【氏名又は名称】 株式会社 リコー  
    【代表者】 桜井 正光  
【代理人】  
    【識別番号】 100073760  
    【弁理士】  
    【氏名又は名称】 鈴木 誠  
【手数料の表示】  
    【予納台帳番号】 011800  
    【納付金額】 21,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1

**【書類名】 特許請求の範囲****【請求項 1】**

2つの水平同期信号間の時間間隔を検出する検出手段と、  
前記検出手段により検出された時間間隔と、その目標値とを比較し、その差を出力する比較手段と、

画素クロックの位相シフト量を制御するための位相シフトデータのパターンを記憶した1以上のルックアップテーブルを持ち、前記比較手段より出力される差に基づいて前記ルックアップテーブルより位相シフトデータを読み出して出力する位相シフトデータ生成手段と、

高周波クロックを生成する高周波クロック生成手段と、

前記高周波クロック生成手段により生成される高周波クロックに基づいて、前記位相シフトデータ生成手段より出力される位相シフトデータに従って位相が制御された画素クロックを生成する画素クロック生成手段と、  
を有することを特徴とする画素クロック生成装置。

**【請求項 2】**

3以上の水平同期信号のうちの時間的に隣接した各2水平同期信号間の時間間隔をそれぞれ検出する検出手段と、

前記検出手段により検出された各時間間隔とその目標値とを比較し、それぞれの差を出力する比較手段と、

画素クロックの位相シフト量を制御するための位相シフトデータのパターンを記憶した1以上のルックアップテーブルを持ち、前記比較手段より出力される、それぞれの差に基づいて前記ルックアップテーブルより位相シフトデータを読み出して出力する位相シフトデータ生成手段と、

高周波クロックを生成する高周波クロック生成手段と、

前記高周波クロック生成手段により生成される高周波クロックに基づいて、前記位相シフトデータ生成手段より出力される位相シフトデータに従って位相が制御された画素クロックを生成する画素クロック生成手段と、  
を有することを特徴とする画素クロック生成装置。

**【請求項 3】**

請求項1又は2記載の画素クロック生成装置において、

連続した複数の画素クロックを1データ領域として、各データ領域単位で画素クロックの位相制御が行われることを特徴とする画素クロック生成装置。

**【請求項 4】**

請求項1, 2又は3記載の画素クロック生成装置において、

前記位相シフトデータ生成手段は、複数のルックアップテーブルを持ち、1走査期間内で位相シフトデータを読み出すルックアップテーブルを切り替えることを特徴とする画素クロック生成装置。

**【請求項 5】**

請求項1, 2又は3記載の画素クロック生成装置において、

位相シフトさせる画素クロックの間隔を略均等にすることを特徴とする画素クロック生成装置。

**【請求項 6】**

請求項1, 2又は3記載の画素クロック生成装置において、

位相シフトさせる画素クロックの間隔を不均等にすることを特徴とする画素クロック生成装置。

**【請求項 7】**

請求項1又は2記載の画素クロック生成装置において、

主走査ドット位置ずれの変化量が大きい像高区間においては、主走査ドット位置ずれの変化量が小さい像高区間に比べ、位相シフトさせる画素クロックの間隔を小さくすることを特徴とする画素クロック生成装置。

**【請求項 8】**

請求項 5 記載の画素クロック生成装置において、

前記位相シフトデータ生成手段は、位相シフトさせる画素クロックの間隔を、その基準値に解像度に応じた補正倍率を乗じた値に設定する手段を含むことを特徴とする画素クロック生成装置。

**【請求項 9】**

請求項 1、2 又は 3 記載の画素クロック生成装置において、

前記位相シフトデータ生成手段は、1 走査ライン毎に位相シフトデータを読み出すルックアップテーブルを切り替えることを特徴とする画素クロック生成装置。

**【請求項 10】**

請求項 1、2 又は 3 記載の画素クロック生成装置において、

前記位相シフトデータ生成手段は、同じ位相シフトデータのパターンが出力される走査ラインが連続する場合に、位相シフトデータのパターンを変更することを特徴とする画素クロック生成装置。

**【請求項 11】**

請求項 1、2 又は 3 記載の画素クロック生成装置において、

前記位相シフトデータ生成手段は、同じ位相シフトデータのパターンが出力される走査ラインが連続する場合に、ルックアップテーブルを切り替えることにより位相シフトデータのパターンを変更することを特徴とする画素クロック生成装置。

**【請求項 12】**

請求項 11 記載の画素クロック生成装置において、

ルックアップテーブルの切り替え後の位相シフトデータ・パターンは、ルックアップテーブルの切り替え前の位相シフトデータ・パターンにおいて位相シフトされる画素クロックの略中間位置の画素クロックを位相シフトさせるものであることを特徴とする画素クロック生成装置。

**【請求項 13】**

請求項 11 記載の画素クロック生成装置において、

ルックアップテーブルの切り替え後の位相シフトデータ・パターンは、ルックアップテーブルの切り替え前の位相シフトデータ・パターンにおいて位相シフトされる画素クロックより、一定クロック数だけ移動した位置の画素クロックを位相シフトさせるものであることを特徴とする画素クロック生成装置。

**【請求項 14】**

請求項 11 記載の画素クロック生成装置において、

前記位相シフトデータ生成手段は、同じ位相シフトデータのパターンが出力される走査ラインが N 本（ただし  $N \geq 2$ ）連続する場合に、次の走査ラインでルックアップテーブルを切り替えることにより位相シフトデータのパターンを変更することを特徴とする画素クロック生成装置。

**【請求項 15】**

請求項 11、12、13 又は 14 記載の画素クロック生成装置において、

同じ位相シフトデータのパターンが出力される走査ラインが連続する場合のルックアップテーブルの切り替えは、走査ライン中の画像形成が行われる有効走査領域でのみ行われることを特徴とする画素クロック生成装置。

**【請求項 16】**

2 つの水平同期信号間の時間間隔を検出し、検出した時間間隔とその目標値との差に基づいてルックアップテーブルより位相シフトデータを読み出し、該位相シフトデータに従って画素クロックの位相を制御することを特徴とする画素クロック生成方法。

**【請求項 17】**

3 以上の水平同期信号のうちの時間的に隣接した各 2 水平同期信号間の時間間隔をそれぞれ検出し、検出した各時間間隔とその目標値との各差に基づいてルックアップテーブルより位相シフトデータを読み出し、該位相シフトデータに従って画素クロックの位相を制

御することを特徴とする画素クロック生成方法。

【請求項 18】

1 以上の光源より出力される 1 以上の光ビームを偏向手段に入射し、該偏向手段により偏向された光ビームにより被走査媒体を走査することによって該被走査媒体上に画像を形成する画像形成装置であって、

請求項 1 乃至 15 のいずれか 1 項記載の画素クロック生成装置と、

前記画素クロック生成装置に供給される 2 以上の水平走査信号を生成するために、前記光ビームによる 2 以上の特定の水平走査位置の走査タイミングを検知する水平同期検知手段とを有し、

前記画素クロック生成装置により生成される画素クロックに同期して前記光源が駆動されることを特徴とする画像形成装置。

【請求項 19】

請求項 18 記載の画像形成装置において、

前記水平同期検知手段は、前記偏向手段により偏向された光ビームの一部を分離する手段と、該手段により分離された光ビームを受光する、前記 2 以上の特定の水平走査位置に対応した位置にそれぞれ設けられた 2 以上の光検知手段とからなる、ことを特徴とする画像形成装置。

【請求項 20】

請求項 18 記載の画像形成装置において、

前記水平同期検知手段は、前記偏向手段により偏向された光ビームの一部を分離する手段と、該手段により分離された光ビームが入射する、前記 2 以上の特定の水平走査位置に対応する位置に設けられた 2 以上の反射部材と、該全ての反射部材により反射された光ビームを受光する 1 つの光検知手段とからなる、ことを特徴とする画像形成装置。

【請求項 21】

請求項 18 記載の画像形成装置において、

前記水平同期検知手段は、前記偏向手段により偏向された光ビームの一部を分離する手段と、該手段により分離された光ビームが入射する、前記 2 以上の特定の水平走査位置に対応する位置にそれぞれ設けられた 2 以上の反射部材又は反射／透過部材と、該全ての反射部材又は反射／透過部材により反射された光ビームを受光する 1 つの光検知手段とからなる、ことを特徴とする画像形成装置。

【請求項 22】

参照用光源をさらに有し、

該参照用光源より出力される参照用光ビームは前記偏向手段に入射し、該偏向手段により偏向された参照用光ビームは前記被走査媒体の外部を走査し、

前記水平同期検知手段は、前記偏向手段により偏向された参照用光ビームを受光する、前記 2 以上の特定の水平走査位置に対応する位置にそれぞれ設けられた 2 以上の光検知手段からなる、ことを特徴とする請求項 18 記載の画像形成装置。

【請求項 23】

参照用光源をさらに有し、

該参照用光源より出力される参照用光ビームは前記偏向手段に入射し、該偏向手段により偏向された参照用光ビームは前記被走査媒体の外部を走査し、

前記水平同期検知手段は、前記偏向手段により偏向された参照用光ビームが入射する、前記 2 以上の特定の水平走査位置に対応する位置にそれぞれ設けられた 2 以上の反射部材と、該全ての反射部材により反射された参照用光ビームを受光する 1 つの光検知手段とからなる、ことを特徴とする請求項 18 記載の画像形成装置。

【請求項 24】

タンデム方式の画像形成装置において、

各色のステーション毎に、請求項 1 乃至 15 のいずれか 1 項記載の画素クロック生成装置、及び、該画素クロック生成装置に供給される 2 以上の水平同期信号を生成するための水平同期検知手段を有し、

各色のステーションの画像書込用光源は、該ステーションに対応した前記画素クロック生成装置により生成される画素クロックに同期して駆動されることを特徴とする画像形成装置。

**【書類名】 明細書****【発明の名称】** 画素クロック生成装置、画素クロック生成方法、及び、画像形成装置**【技術分野】****【0001】**

本発明は、レーザプリンタ、デジタル複写機、その他の画像形成装置に係り、特に、これらの画像形成装置で使用される画素クロックを生成する装置及び方法に関する。

**【背景技術】****【0002】**

レーザプリンタ、デジタル複写機等の画像形成装置の一般的構成を図40に示す。

**【0003】**

図40において、半導体レーザユニット3009より出力されたレーザ光は、回転するポリゴンミラー3003によりスキャンされ、走査レンズ3002を介して被走査媒体である感光体3001上に光スポットを形成し、該感光体3001を露光して静電潜像を形成する。このとき、1ライン毎に、フォトディテクタ3004が走査ビームを検出する。位相同期回路3006は、クロック生成回路3005からのクロックを入力し、フォトディテクタ3004の出力信号に基づいて、1ライン毎に、位相同期のとれた画像クロック（画素クロック）を生成して画像処理ユニット3007とレーザ駆動回路3008へ供給する。

**【0004】**

このようにして、レーザ駆動回路3008は、画像処理ユニット3007により生成された画像データと位相同期回路3006により1ライン毎に位相が設定された画像クロックに従い、半導体レーザユニット3009の発光時間をコントロールすることにより、感光体3001上の静電潜像の形成をコントロールする。

**【0005】**

このような走査光学系において、ポリゴンミラー等の偏向器の偏向反射面の回転軸からの距離のばらつきは、被走査面上を走査する光スポット（走査ビーム）の走査速度むらが発生させる。この走査速度むらは画像の揺らぎとなり、画像品質の劣化の原因となる。高品位の画質を要求する場合は、走査むらの補正を行う必要がある。

**【0006】**

さらに、複数の光ビームを用いて同時に走査するマルチビーム光学系においては、各発光源の発振波長に差があると、走査レンズの色収差が補正されていない光学系の場合には露光位置ずれが発生し、各発光源に対応する光スポットが被走査媒体上を走査する時の走査幅に発光源毎に差が生じてしまい、画像品質の劣化の要因となってしまうため、走査幅の補正を行う必要がある。

**【0007】**

従来、走査むら等の補正を行う技術としては、例えば、特許文献1や特許文献2に記載のように、基本的に画素クロックの周波数を変化させて、走査線に沿った光スポット位置を制御する方法が知られている。

**【0008】**

また、感光体の両端に設置された2つのフォトディテクタを走査ビームが通過する期間のクロック数を計数することにより走査速度を検出し、その結果に応じてポリゴンミラーの回転速度を制御する方法も知られている。

**【0009】**

図41はこの従来方法の例を示しており、3115は感光体、3117、3118は感光体3115の両端に設置されたフォトディテクタ、3111はフォトディテクタ3117、3118による検出信号間のクロック数を計数して走査速度を検出し、補正信号を出力する走査速度検出部、3112はその補正信号に応じてポリゴンミラー3114の駆動モータ（不図示）の回転速度を制御するポリゴンモータ制御部である。また、3121は半導体レーザ、3122はコリメータレンズ、3123はシリンダーレンズ、3116はf- $\theta$ レンズ、3120はトロイダルレンズ、3119はミラーである。

## 【0 0 1 0】

【特許文献 1】特開平 11-167081 号公報

【特許文献 2】特開 2001-228415 号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0 0 1 1】

しかし、画素クロックの周波数を変化させる従来方式（周波数変調方式）は、一般に画素クロック制御部の構成が複雑であり、かつ、その複雑さは周波数変調幅が微小になるにつれて増大するため、きめ細かな制御の実現が容易でないという問題がある。また、同一の偏向反射面によって偏向された光ビームであっても、偏向器の回転ジッタや温度変化による走査レンズの伸縮などにより走査速度むらが発生するという問題がある。また、偏向器の回転モータを制御する方法では制御精度に限界がある。

## 【0 0 1 2】

さて、一部繰り返しになるが、画像形成装置においては、実際の主走査ドット位置と理想的な主走査ドット位置とのずれが生じる。その原因として、

(1) 走査レンズの  $f \theta$  特性が十分に補正されていない。

(2) 光走査光学系の光学部品の加工精度や取付精度の劣化。

(3) 装置内の温度、湿度などの環境変化による光学部品の変形や屈折率変動により走査光学系の焦点距離が変化し、 $f \theta$  特性が劣化する。

等々が挙げられる。

## 【0 0 1 3】

特に、環境変動による主走査ドット位置ずれは、装置の出荷時に光学調整や電氣的補正を実施したとしても避けることはできない。例えば、ファーストプリント時には問題がなくとも、連続してプリント出力した場合に装置内の温度が上昇し、1 枚目のプリントの色合いと、複数枚プリントした後の色合いが変わってしまうような不都合が起きることがある。

## 【0 0 1 4】

よって、本発明の主要な目的は、画像形成装置において、そのような環境変動による主走査ドット位置ずれをも高精度に補正すること、並びに、かかる補正を可能とする画素クロック生成装置及び方法を提供することにある。

## 【0 0 1 5】

本発明のもう 1 つの主要な目的は、画像形成装置における走査光学系の特性の違いに容易かつ柔軟に対応し、主走査ドット位置ずれの高精度の補正を可能とする画素クロック生成装置及び方法を提供することにある。

## 【課題を解決するための手段】

## 【0 0 1 6】

本発明にあっては、走査光学系の理想像高に対する実像高のドット位置ずれの関係の特性値を、予備実験またはシミュレーションなどで予め把握しておき、その特性値からルックアップテーブルを作成する。そして、水平同期信号間の時間変動に応じた位相シフトデータをルックアップテーブルより読み出し、その位相シフトデータに従って画素クロックの位相を制御することにより、主走査ドット位置ずれを高精度に補正しようとするものである。

## 【0 0 1 7】

すなわち、請求項 1 の発明は、2 つの水平同期信号間の時間間隔を検出する検出手段と、前記検出手段により検出された時間間隔と、その目標値とを比較し、その差を出力する比較手段と、画素クロックの位相シフト量を制御するための位相シフトデータのパターンを記憶した 1 以上のルックアップテーブルを持ち、前記比較手段より出力される差に基づいて前記ルックアップテーブルより位相シフトデータを読み出して出力する位相シフトデータ生成手段と、高周波クロックを生成する高周波クロック生成手段と、前記高周波クロック生成手段により生成される高周波クロックに基づいて、前記位相シフトデータ生成手

段より出力される位相シフトデータに従って位相が制御された画素クロックを生成する画素クロック生成手段とを有することを特徴とする画素クロック生成装置である。

【0018】

請求項2の発明は、3以上の水平同期信号のうちの時間的に隣接した各2水平同期信号間の時間間隔をそれぞれ検出する検出手段と、前記検出手段により検出された各時間間隔とその目標値とを比較し、それぞれの差を出力する比較手段と、画素クロックの位相シフト量を制御するための位相シフトデータのパターンを記憶した1以上のルックアップテーブルを持ち、前記比較手段より出力される、それぞれの差に基づいて前記ルックアップテーブルより位相シフトデータを読み出して出力する位相シフトデータ生成手段と、高周波クロックを生成する高周波クロック生成手段と、前記高周波クロック生成手段により生成される高周波クロックに基づいて、前記位相シフトデータ生成手段より出力される位相シフトデータに従って位相が制御された画素クロックを生成する画素クロック生成手段とを有することを特徴とする画素クロック生成装置である。

【0019】

請求項3の発明は、請求項1又は2の発明の画素クロック生成装置において、連続した複数の画素クロックを1データ領域として、各データ領域単位で画素クロックの位相制御が行われることを特徴とするものである。

【0020】

請求項4の発明は、請求項1、2又は3の発明の画素クロック生成装置において、前記位相シフトデータ生成手段は、複数のルックアップテーブルを持ち、1走査期間内で位相シフトデータを読み出すルックアップテーブルを切り替えることを特徴とするものである。

【0021】

請求項5の発明は、請求項1、2又は3の発明の画素クロック生成装置において、位相シフトさせる画素クロックの間隔を略均等にすることを特徴とするものである。

【0022】

請求項6の発明は、請求項1、2又は3の発明の画素クロック生成装置において、位相シフトさせる画素クロックの間隔を不均等にすることを特徴とするものである。

【0023】

請求項7の発明は、請求項1又は2の発明の画素クロック生成装置において、主走査ドット位置ずれの変化量が大きい像高区間においては、主走査ドット位置ずれの変化量が小さい像高区間に比べ、位相シフトさせる画素クロックの間隔を小さくすることを特徴とするものである。

【0024】

請求項8の発明は、請求項5の発明の画素クロック生成装置において、前記位相シフトデータ生成手段は、位相シフトさせる画素クロックの間隔を、その基準値に解像度に応じた補正倍率を乗じた値に設定する手段を含むことを特徴とするものである。

【0025】

請求項9の発明は、請求項1、2又は3の発明の画素クロック生成装置において、前記位相シフトデータ生成手段は、1走査ライン毎に位相シフトデータを読み出すルックアップテーブルを切り替えることを特徴とするものである。

【0026】

請求項10の発明は、請求項1、2又は3の発明の画素クロック生成装置において、前記位相シフトデータ生成手段は、同じ位相シフトデータのパターンが出力される走査ラインが連続する場合に、位相シフトデータのパターンを変更することを特徴とするものである。

【0027】

請求項11の発明は、請求項1、2又は3の発明の画素クロック生成装置において、前記位相シフトデータ生成手段は、同じ位相シフトデータのパターンが出力される走査ラインが連続する場合に、ルックアップテーブルを切り替えることにより位相シフトデータの

パターンを変更することを特徴とするものである。

【0028】

請求項12の発明は、請求項11の発明の画素クロック生成装置において、ルックアップテーブルの切り替え後の位相シフトデータ・パターンは、ルックアップテーブルの切り替え前の位相シフトデータ・パターンにおいて位相シフトされる画素クロックの略中間位置の画素クロックを位相シフトさせるものであることを特徴とするものである。

【0029】

請求項13の発明は、請求項11の発明の画素クロック生成装置において、ルックアップテーブルの切り替え後の位相シフトデータ・パターンは、ルックアップテーブルの切り替え前の位相シフトデータ・パターンにおいて位相シフトされる画素クロックより、一定クロック数だけ移動した位置の画素クロックを位相シフトさせるものであることを特徴とするものである。

【0030】

請求項14の発明は、請求項11の発明の画素クロック生成装置において、前記位相シフトデータ生成手段は、同じ位相シフトデータのパターンが出力される走査ラインがN本（ただし $N \geq 2$ ）連続する場合に、次の走査ラインでルックアップテーブルを切り替えることにより位相シフトデータのパターンを変更することを特徴とするものである。

【0031】

請求項15の発明は、請求項11、12、13又は14の発明の画素クロック生成装置において、同じ位相シフトデータのパターンが出力される走査ラインが連続する場合のルックアップテーブルの切り替えは、走査ライン中の画像形成が行われる有効走査領域でのみ行われることを特徴とするものである。

【0032】

請求項16の発明は、2つの水平同期信号間の時間間隔を検出し、検出した時間間隔とその目標値との差に基づいてルックアップテーブルより位相シフトデータを読み出し、該位相シフトデータに従って画素クロックの位相を制御することを特徴とする画素クロック生成方法である。

【0033】

請求項17の発明は、3以上の水平同期信号のうちの時間的に隣接した各2水平同期信号間の時間間隔をそれぞれ検出し、検出した各時間間隔とその目標値との各差に基づいてルックアップテーブルより位相シフトデータを読み出し、該位相シフトデータに従って画素クロックの位相を制御することを特徴とする画素クロック生成方法である。

【0034】

請求項18の発明は、1以上の光源より出力される1以上の光ビームを偏向手段に入射し、該偏向手段により偏向された光ビームにより被走査媒体を走査することによって該被走査媒体上に画像を形成する画像形成装置であって、請求項1乃至15のいずれか1項の発明の画素クロック生成装置と、前記画素クロック生成装置に供給される2以上の水平走査信号を生成するために、前記光ビームによる2以上の特定の水平走査位置の走査タイミングを検知する水平同期検知手段とを有し、前記画素クロック生成装置により生成される画素クロックに同期して前記光源が駆動されることを特徴とする画像形成装置である。

【0035】

請求項19の発明は、請求項18の発明の画像形成装置において、前記水平同期検知手段は、前記偏向手段により偏向された光ビームの一部を分離する手段と、該手段により分離された光ビームを受光する、前記2以上の特定の水平走査位置に対応した位置にそれぞれ設けられた2以上の光検知手段とからなる、ことを特徴とするものである。

【0036】

請求項20の発明は、請求項18の発明の画像形成装置において、前記水平同期検知手段は、前記偏向手段により偏向された光ビームの一部を分離する手段と、該手段により分離された光ビームが入射する、前記2以上の特定の水平走査位置に対応する位置に設けられた2以上の反射部材と、該全ての反射部材により反射された光ビームを受光する1つの

光検知手段とからなる、ことを特徴とするものである。

【0037】

請求項21の発明は、請求項18の発明の画像形成装置において、前記水平同期検知手段は、前記偏向手段により偏向された光ビームの一部を分離する手段と、該手段により分離された光ビームが入射する、前記2以上の特定の水平走査位置に対応する位置にそれぞれ設けられた2以上の反射部材又は反射／透過部材と、該全ての反射部材又は反射／透過部材により反射された光ビームを受光する1つの光検知手段とからなる、ことを特徴とするものである。

【0038】

請求項22の発明は、請求項18の発明の画像形成装置であって、参照用光源をさらに有し、該参照用光源より出力される参照用光ビームは前記偏向手段に入射し、該偏向手段により偏向された参照用光ビームは前記被走査媒体の外部を走査し、前記水平同期検知手段は、前記偏向手段により偏向された参照用光ビームを受光する、前記2以上の特定の水平走査位置に対応する位置にそれぞれ設けられた2以上の光検知手段とからなる、ことを特徴とするものである。

【0039】

請求項23の発明は、請求項18の発明の画像形成装置であって、参照用光源をさらに有し、該参照用光源より出力される参照用光ビームは前記偏向手段に入射し、該偏向手段により偏向された参照用光ビームは前記被走査媒体の外部を走査し、前記水平同期検知手段は、前記偏向手段により偏向された参照用光ビームが入射する、前記2以上の特定の水平走査位置に対応する位置にそれぞれ設けられた2以上の反射部材と、該全ての反射部材により反射された参照用光ビームを受光する1つの光検知手段とからなる、ことを特徴とするものである。

【0040】

請求項24の発明は、タンデム方式の画像形成装置において、各色のステーション毎に、請求項1乃至15のいずれか1項記載の画素クロック生成装置、及び、該画素クロック生成装置に供給される2以上の水平同期信号を生成するための水平同期検知手段を有し、各色のステーションの画像書込用光源は、該ステーションに対応した前記画素クロック生成装置により生成される画素クロックに同期して駆動されることを特徴とするものである。

【発明の効果】

【0041】

(1) 請求項1乃至24の発明によれば、画像形成装置における走査光学系の特性や環境変動などによる主走査ドット位置ずれを高精度に補正することができ、したがって高画質の画像形成が可能である。また、走査光学系の特性の違いなどにルックアップテーブルの変更のみで容易に対応できる。さらに、画素クロック生成のための高周波クロックの周波数を、画素クロック周波数に比べそれほど高い周波数にする必要がなく、これは画素クロック生成装置を実現する上で技術的かつコスト的に大きな利点である。

【0042】

(2) 請求項2, 17の発明によれば、走査時間の変動を走査ラインの2又は3以上の区間に分けて検出し、各区間の走査時間変動に応じた画素クロックの位相制御を行うことができるため、走査ライン全体の走査時間の変動に応じて画素クロックの位相制御を行う場合に比べ、より高精度の主走査ドット位置ずれ補正が可能になる。

【0043】

(3) 請求項3の発明によれば、画素クロックの位相シフトデータを記憶するためのルックアップテーブルのサイズ（データ量）を削減できる。

【0044】

(4) 請求項4の発明によれば、走査領域によって主走査ドット位置ずれ特性の違いが大きな場合でも、それぞれの領域に適したルックアップテーブルを選択して使用することにより、主走査ドット位置ずれの高精度補正が可能である。

**【0045】**

(5) 請求項5の発明によれば、走査ライン上の連続したドットの位置補正による視覚上の画像むらが発生しにくくなる。

**【0046】**

(6) 請求項6の発明によれば、一定間隔でドットの位置を補正する場合に比べ、周期的な走査むらが発生しない。

**【0047】**

(7) 請求項7の発明によれば、主走査ドット位置ずれの変化量が大きい像高から、その変化量が小さい像高まで高精度な主走査ドット位置ずれ補正が可能である。

**【0048】**

(8) 請求項8の発明によれば、解像度に関わらず一定の割合でのドット位置補正を行うことができる。

**【0049】**

(9) 請求項9乃至15の発明によれば、連続した走査ラインに同じ位相シフトデータ・パターンに従ったドット位置補正が行われる場合に目立ちやすい縦筋状ノイズなどの発生を防止することができる。また、請求項15の発明によれば、画像の品質に直接影響のある有効走査領域に関してのみ複数のルックアップテーブルを用意すればよいため、ルックアップテーブルの数及び全体サイズを減らすことができる。

**【0050】**

(10) 請求項20, 21, 23の発明によれば、水平同期検知のための光検知手段が1個のみでよいため、特に多数の水平同期信号を必要とする場合にコスト的に有利である。

**【0051】**

(11) 請求項22の発明によれば、画像データにより変調されない参照用光ビームによって水平同期を検知するため、画像記録中の走査ラインにおいても3以上の水平同期信号を確実に発生することができる。したがって、3以上の水平同期信号間の走査時間変動に応じた”リアルタイム”の画素クロック位相制御が可能になる。

**【0052】**

(12) 請求項24の発明によれば、各色について水平ドット位置ずれを高精度に補正することができ、したがって色ずれをも効果的に補正することができるため、色再現性の良好な高画質のカラー画像の形成が可能である。  
等々の効果を得られる。

**【発明を実施するための最良の形態】****【0053】**

以下、添付図面を参照し、本発明の実施の形態について説明する。

**【0054】****《画素クロック生成装置の基本構成》**

本発明の画素クロック生成装置の基本構成について説明する。この画素クロック生成装置は、画像形成装置の画素タイミングを決定する画素クロックPCLKを出力するものであが、後述するように、画像形成装置の走査ビームをフォトディテクタで検知することにより生成される2本以上の水平同期信号sync1～n ( $n \geq 1$ ) が入力される。

**【0055】**

この画素クロック生成装置は、図1に示すように、高周波クロック生成部2、検出部3、比較部4、位相シフトデータ生成部5及び画素クロック生成部6からなる。

**【0056】**

高周波クロック生成部2は、画素クロックPCLKの基準となる高周波クロックVCLKを生成する手段である。

**【0057】**

検出回路3は、2つの水平同期信号間の時間間隔を検出するための手段であり、2つの水平同期信号間に発生した高周波クロックVCLKをカウントし、そのカウント値を出力する

**【0058】**

比較部4は、検出部3により検出された時間間隔（高周波クロック・カウント値）と予め設定された目標値（具体的には高周波クロックのカウント値で表された時間間隔）とを比較し、その差（水平走査時間もしくは速度のずれ量）を出力する手段である。

**【0059】**

位相シフトデータ生成部5は、比較部4により求められた差（水平走査時間もしくは速度のずれ量）を補正するために画素クロックの位相シフト量を制御するための位相シフトデータを生成する手段である。後述のように、位相シフトデータ生成部5は、位相シフトデータのパターンを記憶した1以上のルックアップテーブル（LUT）を内蔵し、このLUTより位相シフトデータを読み出して出力する。

**【0060】**

画素クロック生成部6は、高周波クロックVCLKに基づいて、位相データシフトに従って位相制御された画素クロックPCLKを生成する手段である。

**【0061】**

図2に画素クロック生成部6の内部構成の一例を示す。図2において、画素クロック生成部6はカウンタ21、比較回路22及び画素クロック制御回路23からなる。

**【0062】**

カウンタ21は、高周波クロックVCLKの立上がりで動作して同クロックをカウントする。比較回路22は、カウンタ21のカウント値と、あらかじめ設定された値（例えば3）及び位相シフトデータ生成部5（図1）より与えられる位相シフトデータ（画素クロックの遷移タイミングを決定するための位相シフト量を指示するデータ）とを比較し、その比較結果に基づき制御信号a、bを出力する。画素クロック制御回路23は、制御信号a及び制御信号bに基づき画素クロックPCLKの遷移タイミングを制御する。

**【0063】**

このような画素クロック生成部6の動作について、図3乃至図5のタイミング図を用いて説明する。ここでは、画素クロックPCLKは高周波クロックVCLKの8分周とし、標準ではデューティ比50%とする。図3は高周波クロックVCLKの8分周に相当するデューティ比50%の標準の画素クロックPCLKを生成する様子を、図4は高周波クロックVCLKの8分周クロックに対して1/8クロック分だけ位相を遅らせた画素クロックPCLKを生成する様子を、図5は高周波クロックVCLKの8分周クロックに対して1/8クロック分だけ位相を進ませた画素クロックPCLKを生成する様子を、それぞれ示している。

**【0064】**

まず、図3について説明する。ここでは位相シフトデータとして「7」の値が与えられている。なお、比較回路22に予め設定された値は「3」とする。カウンタ21は高周波クロックVCLKの立上がりで動作しカウントを行う。

**【0065】**

比較回路22では、まずカウンタ21の値が予め設定された値「3」になったところで制御信号aを出力する。画素クロック制御回路23は、制御信号aが“H”になったことから図中Aで示す高周波クロックVCLKの立ち上がりタイミングで画素クロックPCLKを“H”から“L”に遷移させる。

**【0066】**

次に、比較回路22では、与えられた位相データの値とカウント値を比較し、一致したときに制御信号bを出力する。図3では、カウンタ21の値が「7」になったところで、比較回路22は制御信号bを出力する。画素クロック制御回路23は、制御信号bが“H”になったことから図中Iで示す高周波クロックVCLKの立ち上がりタイミングで画素クロックPCLKを“L”から“H”に遷移させる。この時、比較回路22では同時にカウンタ21をリセットし、0からカウントを再開させる。

**【0067】**

これにより、図3に示すように、高周波クロックVCLKの8分周に相当するデューティ比

50%の画素クロックPCLKが生成される。なお、比較回路22に予め設定される値を変えれば、画素クロックPCLKのデューティ比が変化する。

【0068】

次に、図4について説明する。ここでは位相シフトデータとして「8」の値が与えられている。カウンタ21は高周波クロックVCLKのカウントを行う。

【0069】

比較回路22では、まずカウンタ21の値が「3」になったところで制御信号aを出力する。画素クロック制御回路23は、制御信号aが”H”になったことから、図中アで示す高周波クロックVCLKの立ち上がりタイミングで画素クロックPCLKを”H”から”L”に遷移させる。

【0070】

次に、比較回路22では、カウンタ21の値が与えられた位相シフトデータの値(ここでは「8」)と一致したら制御信号bを出力する。画素クロック制御回路23は、制御信号bが”H”になったことから、図中イで示す高周波クロックVCLKの立ち上がりタイミングで画素クロックPCLKを”L”から”H”に遷移させる。同時に、比較回路22はカウンタ21をリセットし、0からカウントを再開させる。

【0071】

これにより、図4に示すように、高周波クロックVCLKの8分周クロックに対して、1/8クロック分だけ位相を遅らせた画素クロックPCLKが生成される。

【0072】

次に、図5について説明する。ここでは位相シフトデータとして「6」の値が与えられている。カウンタ21は高周波クロックVCLKのカウントを行う。

【0073】

比較回路22では、まずカウンタ21の値が「3」になったところで制御信号aを出力する。画素クロック制御回路23は、制御信号aが”H”になったことから図中アで示す高周波クロックの立ち上がりタイミングで画素クロックPCLKを”H”から”L”に遷移させる。

【0074】

次に比較回路22では、カウンタ21の値が与えられた位相シフトデータの値(ここでは「6」)と一致したときに制御信号bを出力する。画素クロック制御回路23は、制御信号bが”H”になったことからイで示す高周波クロックの立ち上がりタイミングで画素クロックPCLKを”L”から”H”に遷移させる。同時に、比較回路22カウンタ21をリセットし、0からカウントを再開させる。

【0075】

これにより、図5に示すように、高周波クロックVCLKの8分周クロックに対して1/8クロックだけ位相を進ませた画素クロックPCLKが生成される。

【0076】

図6に、高周波クロック、位相シフトデータ、画素クロックのタイミング関係を示す。

【0077】

図7に位相シフトデータ生成部5の内部構成の一例を示す。図7において、位相シフトデータ生成部5は補正回路30、データ生成回路34及び制御回路35からなる。

【0078】

本発明においては、後述するように、画像形成装置における各ページの記録期間中の各走査ラインでの比較部4による比較結果が利用される場合や、ページ間余白期間の1走査ライン又は数走査ラインでの比較部4による比較結果が利用される場合がある。

【0079】

補正回路30は、比較部4の今回の比較結果とそれ以前の比較結果を平均化した補正信号eを生成する手段である。より具体的には、補正回路30は比較回路32、積分器33及びデータ保持回路31からなる。比較回路32は比較部4の比較結果とデータ保持回路31に保持されている補正信号とを比較し、その偏差信号を出力する。積分器33は、こ

の偏差信号を積分した補正信号  $e$  を出力する。この補正信号はデータ保持回路 31 に保持され、これは比較回路 32 で次の比較結果と比較される。補正回路 30 をこのような構成とすることにより、画像形成装置の走査系の経時変化や温度変化などに対応した安定な位相シフトデータの生成が可能となる。

#### 【0080】

データ生成回路 34 は、位相シフトデータ・パターンを記憶している 1 つ以上のルックアップテーブル (LUT) 37 を格納するための LUT 記憶部 36、いずれかの LUT 37 に記憶されている位相シフトデータ・パターンを読み出すためのアドレスを生成するテーブルアドレス生成回路 38、読み出された位相シフトデータ・パターンを保持し、画素クロック PCLK と同期して位相シフトデータを順に出力するためのシフトレジスタ回路 39 からなる。

#### 【0081】

制御回路 35 は、読み出される LUT の選択、テーブルアドレス生成回路 38、シフトレジスタ回路 39 及び補正回路 30 の動作制御を行う。この制御回路 35 には、その動作のために必要な画素クロックや水平同期信号などが入力するが、図示されていない。なお、LUT 記憶部 36 に記憶される LUT のデータ構造によっては、シフトレジスタ回路 39 を省略するか、単なるラッチ回路で置き換えることも可能である。

#### 【0082】

さて、既に述べたように、画像形成装置における主走査ドット位置とのずれが生じる原因としては、

- (1) 走査レンズの  $f\theta$  特性が十分に補正されていない。
  - (2) 光走査光学系の光学部品の加工精度や取付精度の劣化。
  - (3) 装置内の温度、湿度などの環境変化による光学部品の変形や屈折率変動により走査光学系の焦点距離が変化し、 $f\theta$  特性が劣化する。
- 等々が挙げられる。

#### 【0083】

特に、環境変動による主走査ドット位置ずれは、装置の出荷時に光学調整や電氣的補正を実施したとしても避けることはできない。例えば、ファーストプリント時には問題がなくとも、連続してプリント出力した場合に装置内の温度が上昇し、1 枚目のプリントの色合いと、複数枚プリントした後の色合いが変わってしまうような不都合が起きることがある。

#### 【0084】

そこで、本発明にあっては、走査光学系の理想像高に対する実像高のドット位置ずれの関係の特性値を、予備実験またはシミュレーションなどで予め把握しておき、その特性値からルックアップテーブルを作成する。そして、このルックアップテーブルを位相シフトデータ生成部 5 に持たせ、水平同期信号間の時間変動に応じた位相シフトデータ・パターンをルックアップテーブルより読み出し、その位相シフトデータに従って画素クロックの位相を制御することにより、ドット位置ずれを高精度に補正しようとするものである。また、ルックアップテーブルの変更のみによって、画像形成装置における走査光学系の特性の違いに容易かつ柔軟に対応し、主走査ドット位置ずれの高精度の補正を可能としようとするものである。

#### 【0085】

次に、データ生成回路 34 により生成される位相シフトデータ・パターンの例を図 8 により説明する。ここでは、画素クロック PCLK は高周波クロック VCLK の 8 分周とする。データ生成回路 34 に与えられる補正信号  $e$  の値が「0」の時には、1 ラインの全ての画素クロック PCLK の区間で「7」の位相シフトデータが生成される。補正信号  $e$  の値が正の時には、1 ライン期間に、 $e$  個の略等間隔の画素クロック PCLK 区間で「8」の位相シフトデータが生成され、それ以外の画素クロック PCLK 区間では「7」の位相シフトデータが生成される。補正信号  $e$  の値が負の時、1 ライン期間に、 $|e|$  個の略等間隔の画素クロック PCLK 区間で「6」の位相シフトデータが生成され、それ以外の画素クロック PCLK 区間では「7

」の位相シフトデータが生成される。LUT37には、この例に示すような位相シフトデータのパターンが補正信号eの値と対応付けられたアドレスに記憶されているわけである。

#### 【0086】

この画素クロック生成装置が用いられる画像形成装置の走査光学系が理想的なリニアリティ特性を持つ場合には、このような位相シフトデータに従って画素クロックの位相制御を行えば、位相がシフトされる画素クロックが略均等に分散することになるため、画像への影響を少なくしながら、各ラインの走査幅のむらを補正することができる。

#### 【0087】

しかし、実際の走査光学系のリニアリティ特性は理想的な特性からは外れているため、後述のように、走査光学系のリニアリティ特性を考慮した位相シフトデータ・パターンのLUTが用意される。また、偏向器として複数の反射面を持つポリゴンミラーが用いられる場合に、各反射面のばらつきを高精度に補正するためには、各反射面毎に位相シフトデータ・パターンのLUTが用意され、反射面の切り替わりに対応して使用されるLUTが選択される。

#### 【0088】

本発明の画素クロック生成装置においては、画素クロックの位相シフト制御に関して様々な態様をとり得る。これについて後に詳細に説明する。

#### 【0089】

以下、本発明の画素クロック生成装置及びそれが用いられた本発明の画像形成装置の様々な実施例について説明する。

#### 【実施例1】

#### 【0090】

図9は、本発明の実施例1に係る画像形成装置の概略構成図である。この画像形成装置は電子写真方式のものであり、半導体レーザ100より出力されるレーザ光ビームは、コリメータレンズ101、シリンダーレンズ102を通して偏光器としてのポリゴンミラー103に入射する。ポリゴンミラー103により偏向されたレーザ光ビームは、走査レンズであるf- $\theta$ レンズ104を通り、ハーフミラー105で反射され（一部透過）、被走査媒体である感光体106の表面（被走査面）上に光ビームスポットを形成し、画像（静電潜像）を形成する。

#### 【0091】

ハーフミラー105を透過したレーザ光ビームにより走査される、被走査面と時間的相関性を持つ被検出面の両端位置に、水平同期信号1, 2を発生するためのフォトディテクタ（光検知手段）A107とフォトディテクタB108が配置される。

#### 【0092】

すなわち、本実施例における水平同期検知手段は、ポリゴンミラー103により偏向されたレーザ光ビームの一部をハーフミラー105により分離し、分離されたレーザ光ビームを、特定の2つの水平走査位置に対応した位置に配置されたフォトディテクタ107, 108で受光する構成である。

#### 【0093】

なお、感光体106の表面を帯電させるための帯電手段、静電潜像をトナー像に現像するための現像手段、現像されたトナー像を用紙あるいは中間転写体に転写するための転写手段、感光体106に残留したトナーを除去回収するクリーナー手段など、この種の画像形成装置として一般的な手段も存在するが、それらの手段は煩雑を避けるため図示されていない。

#### 【0094】

110は先に述べたような本発明による画素クロック生成装置、111は画像処理装置、112はレーザ駆動データ生成装置、113はレーザ駆動装置である。フォトディテクタA107とフォトディテクタB108の検出信号は、水平同期信号1, 2（sync1, sync2）として画素クロック生成装置1, 2に入力され、また、水平同期信号1は

ライン同期信号として画像処理装置 111 にも入力される。なお、各フォトディテクタの検出信号をそのまま水平同期信号として用いる代わりに、それら信号の反転信号を水平同期信号として用いてもよい（図 10 参照）。

#### 【0095】

画素クロック生成装置 110 により生成される画素クロック PCLK は画像処理装置 111 及びレーザ駆動データ生成装置 112 に入力される。画像処理装置 111 は、ライン同期信号（水平同期信号 1）に同期して、各ラインの画像データを生成し、それを画素クロック PCLK とタイミングを合わせて出力する。レーザ駆動データ生成装置は、この画像データに対応したレーザ駆動データ（変調データ）を画素クロックとタイミングを合わせて出力する。レーザ駆動装置 113 は、このレーザ駆動データに従って半導体レーザ 100 を駆動（変調）する。

#### 【0096】

図 10 は説明のための模式図である。（a）は走査光学系のリニアリティ特性であり、縦軸は主走査方向のドット位置ずれを、横軸は像高比を示す。（b）は有効書込領域とフォトディテクタ A、B の関係を示す。（c）はフォトディテクタ A、B の検出信号を 1 本の信号として示している。（d）は水平同期信号 1, 2（sync 1, 2）であるが、ここではフォトディテクタ A、B の検出信号を反転した 1 本の信号として示されている。

#### 【0097】

温度変化や経年変化、電源電圧の変動などによって、ポリゴンミラーの回転速度が変動すると、水平同期信号 1, 2 の時間間隔が変化する。本発明の画素クロック生成装置においては、水平同期信号 1, 2 の時間間隔と目標値とのずれ量に応じた位相シフトデータ・パターンが記録された LUT を位相シフトデータ生成部 5 の LUT 記憶部 36（図 6）に格納しておくことにより、水平同期信号 1, 2 間の時間間隔が変動しても適切に画素クロックの位相が制御され、走査幅及び主走査方向のドット位置ずれは高精度に補正される。また、ポリゴンミラーの反射面の加工精度のばらつきなどによって、反射面毎に位相シフトデータ・パターンを用意する必要がある場合には、各反射面に対応した LUT を LUT 記憶部 36 に格納しておき、反射面の切り替わりに応じて利用する LUT を切り替えることにより、どの反射面により走査されるラインでも走査幅及び主走査方向のドット位置ずれが高精度に補正される。

#### 【0098】

1 つのページの記録中においても温度上昇などによる走査速度の変動が無視できない場合がある。画素クロック生成装置の検出部 3 及び比較部 4 を各ライン毎に動作させることにより、そのようなページ内の変動についても高精度に補正可能であることは明らかである。

#### 【0099】

ここで、リニアリティ特性と位相シフトデータ・パターンについて、図 11 により説明する。（a）は走査光学系のリニアリティ特性の一例を示し、（b）はリニアリティ特性の A、B、C、D 各領域に対応した位相シフトデータ・パターンの例を示す。

#### 【0100】

領域 A や領域 C のようにリニアリティ曲線の傾きが正の領域では、主走査方向のドット間隔が理想的な場合より広がってしまうので、画素クロック PCLK の位相を進めるために「5」や「6」の位相シフトデータを与える。そして、リニアリティ曲線の傾きが大きい所に「5」の位相シフトデータを与えるようにする。領域 B や領域 D のようにリニアリティ曲線の傾きが負の領域では、ドット間隔が理想的な場合より狭くなってしまうので、画素クロック PCLK の位相を遅らせるために「9」や「8」の位相シフトデータを与える。そして、リニアリティ曲線の傾きが大きい所に「9」の位相シフトデータを与えるようにする。また、リニアリティ曲線の傾きが 0 の所はドット間隔に変化はないので、位相シフトデータとして「7」を与えるようにする。

#### 【0101】

この様なリニアリティ特性に応じた位相シフトデータを生成するための LUT を予め用

意しておくことにより、1ライン全体として画素クロックPCLKの位相シフト量が、図7のデータ生成回路34に与えられる補正信号eの値と等しくなるようにする。つまり、補正信号eが0の場合に、1ライン画素数を $N_p$ として、1ラインの位相シフトデータの合計値が「 $7 \times N_p$ 」と等しくなるように位相シフトデータを生成する。また、補正信号eが正の場合、1ラインの位相シフトデータの合計値が「 $7 \times N_p + e$ 」と等しくなるように位相シフトデータを生成する。また、補正信号eが負の場合、1ラインの位相シフトデータの合計値が「 $7 \times N_p - |e|$ 」と等しくなるように位相シフトデータを生成する。このようにすることにより、ライン毎の走査幅を揃え、かつ、走査光学系のリニアリティ特性による主走査のドット位置ずれを補正して画素間隔を均等にすることができる。

#### 【0102】

なお、各ラインの画像書込開始位置を精密に揃えるために、図12に示すように、画素クロック生成部6にカウンタ24と比較回路25を追加することが好ましい。カウンタ24は、高周波クロックVCLKの立上がりで動作して同クロックをカウントするもので、水平同期信号1が入力するとリセットされ、0からカウントを再開する。比較回路25はカウンタ24の値と設定値を比較し、カウント値が設定値以上になると制御信号cを有効にする。画素クロック制御回路23は、制御信号cに従って画素クロックPCLKの書き出しタイミングを制御する。したがって、比較回路25に対する設定値を、水平同期信号1と画像書込開始位置との時間的間隔に応じて決めることにより、各ラインの画像の書込開始位置を揃えることができる。

#### 【0103】

画素クロックの位相シフトによる主走査ドット位置補正の詳細について、図13により説明する。

#### 【0104】

図13中の「理想状態」は、走査速度むらや露光ずれが全く発生しない理想状態でのドット位置を示している。ここでは1200dpi、ドット径約 $21.2\mu\text{m}$ としている。

#### 【0105】

図13の「補正前」は、最初のドットの位置は一致しているが、走査速度むらや露光ずれによるドット位置ずれが生じた状態であり、6ドット目では理想状態に対して1200dpiの1/2ドット相当の $10.6\mu\text{m}$ の位置ずれが生じている。この状態において1ドット書込みに要する時間は1画素クロック相当=1PCLKであるので、画素クロックの位相シフトの分解能が1/8PCLKの場合は、ドット位置を1/8ドット精度で補正できるのと同義である。

#### 【0106】

図13の「補正後」は、位相シフトの分解能が1/8ドットすなわち1/8PCLKのとき、理想状態から1/2ドット位置ずれを生じた「補正前」の状態から-1/8PCLKの位相シフトをデータ領域内で4回行った場合のドット位置を示している。理論上は、6ドット目のドット位置を $-1/8\text{PCLK} \times 4 = -1/2\text{PCLK}$ だけシフトすることができ、「理想状態」に対して、1/8PCLKの精度でドット位置を補正することができる。

#### 【0107】

このように、画素クロック生成装置で、画素クロックの位相を各クロック毎にクロックの数分の1ドット刻みでシフトし、各画素の主走査位置を±「数分の1ドット」単位でシフトできるため、原理的には±1/8ドットシフトの場合には、リニアリティの補正量は0%から12.5%まで調整可能となる。また、1200dpi書込の場合、有効書込幅内の主走査位置ずれは、 $2.6\mu\text{m}$  ( $21.2\mu\text{m}/8$ ) にまで低減される。

#### 【0108】

そして、このような高精度の主走査ドット位置ずれ補正を実現するために必要な高周波クロックVCLKの周波数は、画素クロックPCLKの基本周波数の8倍でよいのである。この程度の周波数の高周波クロックを用いるのであれば、画素クロック生成装置の実現はさほどの困難はなく、これも本発明の効果の一つである。

#### 【実施例2】

#### 【0109】

図14は、本発明の実施例2に係る画像形成装置の概略構成図である。この画像形成装置は、画像書込用光源としての半導体レーザ200と別に、水平同期検知のための参照用光源としての半導体レーザ201を備える。

【0110】

画像書込用半導体レーザ200より出力されたレーザ光ビームは、コリメータレンズ202、アパーチャ204のスリット、シリンダーレンズ205を通してポリゴンミラー206に入射する。ポリゴンミラー206で偏向されたレーザ光ビームはf- $\theta$ レンズ207、透明部材208を介して感光体209の表面（被走査面）上に光ビームスポットを形成し、静電潜像を形成する。

【0111】

参照用光源としての半導体レーザ201より出力されるレーザ光ビームは、コリメータレンズ203、アパーチャ204のスリット、シリンダーレンズ205を介してポリゴンミラー206に入射する。参照用半導体レーザ201のレーザ光ビームと画像書込用半導体レーザ200のレーザ光ビームは、ポリゴンミラー206の同一反射面に入射する。参照用レーザ光ビームと画像書込用レーザ光ビームは、主走査方向については同じ位置に入射するが、副走査方向については、ある間隔だけずれた位置に入射する。その結果、ポリゴンミラー206で偏向された参照用レーザ光ビームは、f- $\theta$ レンズ208、透明部材208を通過するが、感光体209には入射しない。したがって、参照用光源としての半導体レーザ201は、画像データと無関係に発光させることができる。

【0112】

画像書込用レーザ光ビームにより走査される感光体209の被走査面と等価位置である、感光体209から外れた被検出面が、参照用レーザ光ビームにより走査されるが、この被検出面上に配置されたフォトディテクタ210、211により参照用レーザ光を検出することにより水平同期信号1、2（sync1,2）が得られる。

【0113】

すなわち、本実施例における水平同期検知手段は、ポリゴンミラー206で偏向された参照用レーザ光ビームを、特定の2つの水平走査位置に対応した位置に配置したフォトディテクタ210、211で受光する構成である。

【0114】

参照用半導体レーザ201から出力されたレーザ光の各フォトディテクタ210、211に至るまでの各光路長L1'、L2'と、それに対応した感光体209上の位置までの書込用半導体レーザ400の出力レーザ光の光路長L1、L2がそれぞれ略同一となるように位置関係が決められている。したがって、光路長差の影響のない水平同期信号を得られる。

【0115】

図14において、220は本発明の画素クロック生成装置、221は画像処理装置、222はレーザ駆動データ生成装置、223はレーザ駆動装置であり、これらは前記実施例1（図9）の対応した部分と同一の装置である。なお、レーザ駆動装置223は、画像書込用半導体レーザ200を画像データに基づいて駆動するが、さらに水平同期検知のための参照用半導体レーザ201も駆動する。

【0116】

本実施例の画像形成装置においては、記録される各ページ内の各ラインで水平同期信号間の時間間隔を計測し、その目標値からのずれを次ラインの画素クロックの位相制御に反映させる、リアルタイムな制御が可能である。このような制御によれば、ページ内での温度上昇の影響などを無視できない場合においても、ページ内の各ラインの走査幅やドット位置ずれを高精度に補正することができる。

【0117】

なお、前記実施例1においても同様のリアルタイム制御は可能であるが、それを行うためには水平同期検知位置と画像書込開始／終了位置との間に十分な間隔をあける必要がある。本実施例の場合には、その間隔を小さくすることが可能である。画像の有効書込領域

から離れるほど走査光学系のリニアリティが悪くなるため、水平同期検知位置と画像書込開始／終了位置とを接近できることは、画素クロックの位相制御の精度向上に一般に有利である。

#### 【0118】

なお、感光体209の表面を帯電させるための帯電手段、静電潜像をトナー像に現像するための現像手段、現像されたトナー像を用紙あるいは中間転写体に転写するための転写手段、感光体209に残留したトナーを除去回収するクリーナー手段など、この種の画像形成装置に含まれる手段も存在するが図中省略されている。

#### 【実施例3】

#### 【0119】

図15は、本発明の実施例3に係る画像形成装置の概略構成図である。この画像形成装置において、半導体レーザ300より出力されるレーザ光ビームは、コリメータレンズ301、シリンダーレンズ302を通してポリゴンミラー303に入射する。ポリゴンミラー303により偏向されたレーザ光ビームは、 $f-\theta$  レンズ304を通り、ハーフミラー305で反射され（一部透過）、トロイダルレンズ314を介して被走査媒体である感光体306の表面（被走査面）上に光ビームスポットを形成し、画像（静電潜像）を形成する。

#### 【0120】

ハーフミラー305を透過したレーザ光により走査される被検出面の両端位置と中央位置に、水平同期検知のためのフォトディテクタA307、フォトディテクタB308、フォトディテクタC309が配置されている。すなわち、本実施例の水平同期検知手段は、ハーフミラー305で分離されたレーザ光ビームを、特定の3つの水平走査位置に対応した位置に配置された3つのフォトディテクタ307、308、309で受光する構成である。

#### 【0121】

310は本発明による画素クロック生成装置、311は画像処理装置、312はレーザ駆動データ生成装置、313はレーザ駆動装置であり、これらは前記実施例1の対応部分と同様の装置である。画素クロック生成装置310の動作は前記実施例1の画素クロック生成装置110の動作と一部相違するが、これについては後述する。

#### 【0122】

フォトディテクタA307、フォトディテクタC309、フォトディテクタB308の検出信号は、水平同期信号1, 2, 3 (sync1, sync2, sync3) として画素クロック生成装置310に入力され、また、水平同期信号1はライン同期信号として画像処理装置311にも入力される。なお、各フォトディテクタの検出信号をそのまま水平同期信号として用いる代わりに、それら信号の反転信号を水平同期信号として用いてもよい。

#### 【0123】

なお、感光体306の表面を帯電させるための帯電手段、静電潜像をトナー像に現像するための現像手段、現像されたトナー像を用紙あるいは中間転写体に転写するための転写手段、感光体306に残留したトナーを除去回収するクリーナー手段など、この種の画像形成装置に含まれる手段も存在するが図中省略されている。

#### 【0124】

図16は説明のための模式図である。(a)は走査光学系のリニアリティ特性であり、縦軸は主走査方向のドット位置ずれを、横軸は像高比を示す。(b)は有効書込領域とフォトディテクタA, B, Cの関係を示す。(c)はフォトディテクタA, B, Cの検出信号を1本の信号として示している。(d)は水平同期信号1, 2, 3 (sync1, 2, 3) であるが、ここではフォトディテクタA, B, Cの検出信号を反転した1本の信号として示されている。

#### 【0125】

画素クロック生成装置310の検出部3（図1）は、水平同期信号1, 2間の間隔時間

と、水平同期信号 2, 3 間の間隔時間をそれぞれ検出し、その 2 つの間隔時間（高周波クロック・カウント値）を出力する。画素クロック生成装置 310 の比較部 4（図 1）は、その各時間間隔と、予め設定された目標値とを比較し、その差を出力する。このような水平同期信号間の時間間隔の計測と、その目標値との差の検出は、画像形成装置が画像記録を行っていない期間、例えば、ページ間の余白部分などで行われる。その理由は、図 16 から明らかなように、フォトディテクタ C に入射するレーザ光は、画像記録期間においては画像データにより変調されており、その検出信号のタイミングの正確さが保証されないためである。水平同期信号 1, 3 は画像記録期間においても発生する。

#### 【0126】

画素クロック生成装置 310 の位相シフトデータ生成部 5（図 7）において、補正回路 30 は水平同期信号 1, 2 間の時間差、水平同期信号 2, 3 間の時間差のそれぞれに対応した 2 つの補正信号  $e_1$ ,  $e_2$  を生成する。データ生成回路 34 の LUT 記憶部 36 には、水平同期信号 1, 2 間（ラインの前半分）に適用される位相シフトデータ・パターンの LUT と、水平同期信号 2, 3 間（ラインの後半分）に適用される位相シフトデータ・パターンの LUT が格納されている。制御回路 35 は、各ラインの前半では、テーブルアドレス生成回路 38 で補正信号  $e_1$  に従ったテーブルアドレスを生成させるとともに、ラインの前半分に適用するための LUT を選択する。制御回路 35 は、水平同期信号 1 の発生した時点から内部のカウンタで画素クロック PCLK をカウントし、そのカウント値から、走査ドット位置が有効書込領域の中間位置（水平同期信号 2 のタイミングに対応した位置）に達したと判断すると、テーブルアドレス生成回路 38 で補正信号  $e_2$  に従ったテーブルアドレスを生成させるとともに、ライン後半分に適用するための LUT を選択する。

#### 【0127】

走査光学系のリニアリティ特性は、ラインの前半分と後半分が必ずしも対称とは限らず、また、走査速度のゆらぎなども同様である。したがって、上に述べたように、ラインの前半分と後半分の走査時間誤差を計測し、それに基づいて、ラインの前半分、後半分について、対応した位相シフトデータ・パターンに従って画素クロックの位相制御を行うことにより、より高精度な走査幅及びドット位置の補正が可能である。

#### 【実施例 4】

#### 【0128】

図 17 は、本発明の実施例 4 に係る画像形成装置の概略構成図である。この画像形成装置は、画像書込用光源としての半導体レーザ 400 と別に、水平同期検知のための参照用光源としての半導体レーザ 401 を備える。

#### 【0129】

画像書込用半導体レーザ 400 より出力されたレーザ光ビームは、コリメータレンズ 402、アパーチャ 404 のスリット、シリンダーレンズ 405 を通してポリゴンミラー 406 に入射する。ポリゴンミラー 406 で偏向されたレーザ光ビームは、 $f-\theta$  レンズ 407、透明部材 408 を介して感光体 409 に入射し、その表面（被走査面）に光ビームスポットを形成して静電潜像を形成する。

#### 【0130】

参照用光源としての半導体レーザ 401 より出力されるレーザ光ビームは、コリメータレンズ 403、アパーチャ 404 のスリット、シリンダーレンズ 405 を介してポリゴンミラー 406 に入射する。参照用半導体レーザ 401 のレーザ光ビームと画像書込用半導体レーザ 400 のレーザ光ビームは、ポリゴンミラー 406 の同一反射面に入射する。参照用レーザ光ビームと画像書込用レーザ光ビームは、主走査方向については同じ位置に入射するが、副走査方向については、ある間隔だけずれた位置に入射する。その結果、ポリゴンミラー 406 で偏向された参照用レーザ光ビームは、 $f-\theta$  レンズ 407、透明部材 408 を通過するが、感光体 409 には入射しない。したがって、参照用光源としての半導体レーザ 401 は、画像データと無関係に発光させることができる。

#### 【0131】

画像書込用レーザ光ビームにより走査される感光体 409 の被走査面と等価位置である

、感光体 409 から外れた被検出面が、参照用レーザ光ビームにより走査されるが、この被検出面上に配置されたフォトディテクタ 410, 413, 412 で参照用レーザ光ビームを検知することにより、水平同期信号 1, 2, 3 (sync1, 2, 3) が得られる。すなわち、本実施例における水平同期検知手段は、ポリゴンミラー 40-6 により偏向された参照用レーザ光ビームを、特定の 3 つの水平走査位置に対応した位置に配置された 3 つのフォトディテクタ 409, 412, 413 で受光する構成である。

#### 【0132】

参照用半導体レーザ 401 から出力されたレーザ光の各フォトディテクタ 410, 412, 413 に至るまでの各光路長  $L1'$ ,  $L2'$ ,  $L3'$  と、それに対応した感光体 409 上の位置までの書込用半導体レーザ 400 の出力レーザ光の光路長  $L1$ ,  $L2$ ,  $L3$  がそれぞれ略同一となるように位置関係が決められている。したがって、光路長差の影響のない水平同期信号を得られる。

#### 【0133】

図 17 において、420 は本発明の画素クロック生成装置、421 は画像処理装置、422 はレーザ駆動データ生成装置、423 はレーザ駆動装置であり、これらは前記実施例 3 (図 15) の対応した部分と同様の装置である。ただし、レーザ駆動装置 423 は、画像書込用半導体レーザ 400 を画像データに基づいて駆動するとともに参照用半導体レーザ 401 を駆動する。

#### 【0134】

画素クロック生成装置 420 は、前記実施例 3 における画素クロック生成装置 420 と全く同一の動作を行うことも可能である。しかし、本実施例においては、画像記録期間においても各ラインで 3 つの水平同期信号 1, 2, 3 を発生できるため、画素クロック生成装置 420 は、画像記録期間の各ラインで水平同期信号 1, 2 間、水平同期信号 2, 3 間の時間間隔を計測し、その目標値からのずれを次ラインの画素クロックの位相制御に反映させる、リアルタイムな制御も可能である。

#### 【0135】

このリアルタイムな制御について、図 7 を参照してより詳しく説明する。各ラインにおいて検出された水平同期信号 1, 2 間、水平同期信号 2, 3 間の時間間隔と目標値との差に応じた補正信号  $e1$ ,  $e2$  が補正回路 30 により生成される。データ生成回路 34 において、各ラインの前半分では補正信号  $e1$  に対応したテーブルアドレスがテーブルアドレス生成回路 38 で生成され、対応した LUT が制御回路 35 により選択される。ライン後半分では補正信号  $e2$  に対応したテーブルアドレスがテーブルアドレス生成回路 38 で生成され、また、対応した LUT が制御回路 35 により選択される。このような制御によれば、ページ内での温度上昇の影響などを無視できない場合においても、ページ内の各ラインの走査幅やドット位置ずれを、より高精度に補正することができる。

#### 【0136】

なお、本実施例の画像形成装置は、感光体 409 の表面を帯電させるための帯電手段、静電潜像をトナー像に現像するための現像手段、現像されたトナー像を用紙あるいは中間転写体に転写するための転写手段、感光体 409 に残留したトナーを除去回収するクリーナー手段など、この種の画像形成装置に含まれる手段も存在するが図 17 には示されていない。

#### 【0137】

##### 《画素クロックの位相シフト制御の様々な態様》

画素クロックの位相シフト制御に関する様々な態様について以下に説明する。ここでは、前記実施例 1, 2 のように 2 つの水平同期信号が検出されるものとして画素クロックの位相シフト制御について説明するが、前記実施例 3, 4 のように 3 つ (又は 4 つ以上) の水平同期信号が検出される場合においても、同様の画素クロック位相シフト制御を適用可能であることは明らかである。

#### 【0138】

本発明の画素クロック生成装置においては、連続した複数画素クロックを 1 データ領域

と定義し、有効走査期間を複数のデータ領域に分割し、各データ領域毎に位相シフトデータを設定して画素クロックの位相シフト制御を行うことができる。この分割は均等に行うことも不均等に行うことも可能である。

#### 【0139】

図18は、このような画素クロックの位相シフト制御の説明図である。図18において、(a)は水平同期信号1, 2 (sync 1, sync 2)を示し、(b)は両水平同期信号間の有効走査期間を示し、(c)は画素クロックを示す。(d)は走査光学系のリニアリティ曲線であり、縦軸は主走査ドット位置ずれを示す。横軸は像高比であり、有効走査期間の中央の像高比を0、水平同期信号1, 2が発生する位置の像高比を1, -1と定義している。

#### 【0140】

(e), (f), (g)は有効走査期間をN個のデータ領域に分割し、各データ領域の中央で主走査ドット位置ずれ量を0にするように、データ領域毎に画素クロックの位相シフト制御を行った場合の主走査ドット位置ずれを示している。横軸の数字はデータ領域番号である。(e)は分割数 $N=15$ の均等分割の場合であり、(f)は分割数 $N=30$ の均等分割であり、(g)は分割数 $N=18$ の不均等分割の場合である。

#### 【0141】

(e)乃至(g)において、画素クロックの位相シフト後の主走査ドット位置ずれの振幅をX、データ領域間のドット位置ずれ量をYとすると、Xは走査ライン上でのドット位置ずれの絶対値を示しており、その値が小さいほど良好な補正がかけられたといえる。データ領域間のドット位置ずれ量Yは、その値が大きいときにはデータ領域間でのドット位置が疎または密のいずれかの状態となるため、できうる限り小さい値を取るほうが良好な補正であるといえる。

#### 【0142】

このようなデータ領域で分割して画素クロックの位相シフトを制御する方法によれば、画素クロック生成装置のデータ生成部5のLUT記憶部36(図7)に、データ領域単位の位相シフトデータを記憶したLUTを用意すればよいため、分割を行わず、各画素クロック毎の位相シフトデータを用意する場合に比べ、LUTのサイズ(データ量)を大幅に削減可能である。

#### 【0143】

図19は、データ領域内における画素クロックの位相シフトの例を示す。30クロック(30PCLK)分を1データ領域とし、画素クロックの位相シフト分解能が $\pm 1/8$ PCLKの場合に、データ領域内で3つの画素クロックについて位相シフトを行うことにより、 $-3/8$ PCLK分のドット位置補正を行う例である。

#### 【0144】

図19において、(a)は位相シフトを行わない場合の画素クロック列を示し、(b)はデータ領域の最初のクロックから10クロック置きに $-1/8$ PCLKの位相シフトを行ってドット位置補正を行った場合の画素クロック列を示す。(c)はデータ領域の最初のクロックから数えて5番目のクロックから10クロック置きに $-1/8$ PCLKの位相シフトを行った場合の画素クロック列を示す。(b)と(c)において、位相シフトされたクロックに色付けされている。

#### 【0145】

(b)の位相シフト方法又は(c)の位相シフト方法を連続したラインに適用すると、画像上に位相シフトされたドット位置に対応した縦縞が現れる可能性がある。このような縦縞を減らすためには、ライン毎に位相シフト方法を切り替えると有効である。このような位相シフト方法の切り替えは、例えば各方法に従った位相シフトデータ・パターンを記憶したLUTをLUT記憶部36(図7)に格納しておき、制御回路35でライン毎に利用されるLUTを切り替えることによって実現できる。または、各方法に従った位相シフトデータ・パターンを同じLUTに記憶しておき、制御回路35で、テーブルアドレス生成回路38により生成されるテーブルアドレスの上位ビットの値をライン毎に変更するこ

とによっても、ライン毎に位相シフト制御方法を変換可能である。あるいは、LUT記憶部36からは同じ位相シフトデータ・パターンを読み出し、制御回路34でシフトレジスタ回路39からの位相シフトデータの出力方法を制御することによって、ライン毎に画素クロックの位相シフト方法を切り替えることも可能である。

#### 【0146】

30クロックを1データ領域として、各データ領域内の画素クロックの位相シフト制御に適用されるLUTの例を図20に示す。ここに示すLUT1, LUT2, LUT3は、補正信号e(図7参照)が-5, 0, +5に対応した図示のような位相シフトデータ・パターンを記憶している。位相シフトデータの値は、画素クロックPCLKの位相を $-1/16\text{PCLK}$ シフトさせる(進める)位相塗布とデータが「6」、画素クロックPCLKの位相を変化させない位相シフトデータが「7」、画素クロックPCLKの位相を $+1/16\text{PCLK}$ シフトさせる(遅らせる)位相シフトデータが「8」と定義されている。

#### 【0147】

各LUTにおいて、補正信号 $e=-5$ に対応した位相シフトデータ・パターンは、30クロック中の5カ所で $-1/16\text{PCLK}$ の位相シフトを行わせるための位相シフトデータを含み、補正信号 $e=0$ に対応した位相シフトデータ・パターンは位相シフトのない位相データのみからなり、補正信号 $e=+5$ に対応した位相シフトデータ・パターンは30クロック中の5カ所で $+1/16\text{PCLK}$ の位相シフトを行わせるための位相シフトデータを含む。図20に見られるように、どのLUTを用いて位相シフトデータを生成させるかによって、同じ補正信号eの時に位相シフトが行われるクロック位置が相違する。

#### 【0148】

走査光学系が図11に示したようなリニアリティ特性を持つ場合に、例えば、A領域ではLUT1、D領域ではLUT2、B領域ではLUT3を使用して位相シフトデータを生成するならば、それぞれの領域におけるドット位置ずれ特性に適した画素クロックの位相シフト制御を行い、高精度な主走査ドット位置ずれ補正が可能となる。

#### 【0149】

すでに説明したが、位相シフトさせるクロック位置を均等間隔に設定することも不均等間隔に設定することも可能である。図21に、そのような位相シフト制御のための位相シフトデータ・パターンの例を、主走査ドット位置ずれ特性と一緒に示す。いずれも偏差信号 $e=-5$ に対応した30クロック分のパターンである。

#### 【0150】

図21の(a)に示す位相シフトデータ・パターンは位相シフトさせるクロックを均等間隔に設定したものであり、(b)に示す位相シフトデータ・パターンは位相シフトさせるクロックを不均等間隔に設定したものである。(c)に示す位相シフトデータ・パターンは、位相シフトさせるクロックの間隔を像高に依存させたものである。

#### 【0151】

(a)のような位相シフトデータ・パターンに従って画素クロックの位相シフト制御を行うと、位相がシフトされたクロックが連続することによる視覚上の画像むらの発生を防止することができる。言い換えれば、制御区間内でのドット位置補正の偏差が少なくなるともいえる。

#### 【0152】

しかし、一定間隔で画素クロックの位相シフトを行う場合において、人間の視覚特性から例えば0.5mm~1mm以上の連続したドットずれが目立つときに、その目立つ間隔と画素クロックの位相シフトの間隔とが近いと、縦筋などの目立つ画像となりやすい。図21(b)のような位相シフトデータ・パターンに従って不均等間隔で画素クロックの位相シフトを行わせるならば、そのような周期的な走査ムラの発生を防止することができる。

#### 【0153】

図21(c)に示す位相シフトデータ・パターンは、主走査ドット位置ずれ量の変化量が大きい像高では位相シフトされるクロックの間隔が狭く、主走査ドット位置ずれ変化量の小さい像高では位相シフトされるクロックの間隔が広くなるように設定されている。こ

のような位相シフトデータ・パターンに従って画素クロックの位相制御を行えば、どの像高においても無理なく高精度な主走査ドット位置ずれ補正を実現できる。

【0154】

本発明の画素クロック生成装置は、図21(a)に示したような位相シフトクロックが等間隔に設定された位相シフトデータ・パターンに従って画素クロックの位相制御を行う場合には、画像書込解像度の変更に対応可能である。

【0155】

例えば解像度1200dpiの場合を基準とし、そのときの位相シフトされるクロックの間隔を $N_0$ 、ある解像度における位相シフトされるクロックの間隔を $N$ 、その解像度の基準解像度に対する倍率を $M$ とすると、

$$N=M \times N_0$$

により計算することができる。

【0156】

例えば、 $N_0 = 12$ とし、このときの画素クロックPCLKの周期に対して $\pm 1/8$ PCLKで位相シフトが可能であるとする、

$$1200\text{dpiの場合: } M=1.0 \rightarrow N=1.0 \times 12=12$$

$$600\text{dpiの場合: } M=0.5 \rightarrow N=0.5 \times 12=6$$

$$400\text{dpiの場合: } M=0.33 \rightarrow N=0.33 \times 12=4$$

となる。

【0157】

このように、解像度に応じて位相シフトされるクロックの間隔を変更するならば、解像度に関わらず画像領域に対して一定の割合でのドット位置補正を行うことができる。

【0158】

上のような位相シフトされるクロックの間隔の変更を行うには、例えば、データ生成部5(図7)において、基準解像度用のLUTのみ(又は、いくつかの解像度用のLUT)をLUT記憶部36内に用意し、基準解像度のLUT(又は目的の解像度に近い解像度のLUT)を用いて生成した位相シフトデータ・パターンより、前記計算により求められるクロック間隔となるように、シフトレジスタ回路39より位相シフトデータを間引いて出力すればよい。前記計算により求められるクロック間隔の様々な解像度用の位相シフトデータ・パターンのLUTを用意し、目的の解像度用のLUTを選択して使用してもよいが、LUTの全体サイズは増加する。

【0159】

同じ補正信号 $e = -5$ に対応して2種類以上の位相シフトデータ・パターンを用意し、それを選択的に利用することも可能である。その例を図22に示す。

【0160】

図22において、(a1)、(b1)、(c1)の各位相シフトデータ・パターンは図21の(a)、(b)、(c)の各位相シフトデータ・パターンと同じものである。(a2)、(b2)、(c2)の位相シフトデータ・パターンは、それぞれ(a1)、(b1)、(c1)の位相シフトデータ・パターンと同種のパターンであるが、位相シフトさせるクロックの位置がずらされている。ここでも画素クロックPCLKの位相を $-1/16$ PCLK進める位相シフトデータを「6」、画素クロックPCLKの位相を変化させない位相シフトデータを「7」と定義している。

【0161】

同じ位相シフトデータ・パターンが適用されるラインが連続すると、画像上に位相シフトされるクロック位置に対応した縦筋などの生じる可能性がある。このような不都合を避けるためには、例えば、(a1)の位相シフトデータ・パターンが記憶されたLUTと、(a2)の位相シフトデータ・パターンが記憶されたLUTを用意し、 $e = -5$ のラインが連続する場合には、1ライン毎又は数ライン毎にLUTを切り替えて用いることが有効である。

【0162】

位相シフトデータ・パターンの切り替えの別の例を図23により説明する。図23の(a)と(b)は、いずれも補正信号  $e = -3$  のラインが連続する場合に適用される位相シフトデータ・パターン(30クロック分)を示している。

【0163】

(a)のように連続したラインに同じ位相シフトデータ・パターンを適用した場合、画像上に位相シフトされるクロック位置に対応した縦筋状のノイズが目立つ可能性がある。このような縦筋状のノイズを目立たなくするには、(b)に示すように、あるラインに対して第1の位相シフトデータ・パターンを適用し、次のラインでは、第1の位相シフトデータ・パターンの位相シフトされるクロック間隔の中間位置のクロックを位相シフトさせる第2の位相シフトデータ・パターンを適用すると有効である。これは、第1の位相シフトデータ・パターンのLUTと第2の位相シフトデータ・パターンのLUTを用意し、各LUTをライン毎に切り替えて利用することにより可能である。

【0164】

位相シフトデータ・パターンの切り替えの他の例を図24により説明する。図24の(a)と(b)は、いずれも補正信号  $e = -3$  のラインが連続する場合に適用される位相シフトデータ・パターン(30クロック分)を示している。

【0165】

(a)のように連続したラインに同じ位相シフトデータ・パターンを適用した場合、画像上に位相シフトされるクロック位置に対応した縦筋状のノイズが目立つ可能性があることは既に述べた通りである。

【0166】

(b)は、適用される位相シフトデータ・パターンを、ライン毎にN(ここでは2)の倍数クロック分ずつ順次シフトすることにより、位相シフトされるクロック位置を順次ずらし、(a)の場合のような縦筋状ノイズの発生を防止している。これは、複数種類のLUTを用意し、それをライン毎に選択して利用することにより可能であるが、LUTの切り替えではなく、シフトレジスタ回路39(図7)におけるシフト制御によっても可能である。

【0167】

前述のような同一クロック位置の位相シフトの影響を減らす考慮が必要とされるのは、ライン中の画像が実際に記録される範囲である。その範囲外では、同一の位相シフトデータ・パターンを連続したラインで繰り返しても格別の支障はない。このことを考慮した画素クロックの位相シフト制御の例について、図25を参照して説明する。

【0168】

図25に示すように、走査開始側の水平同期信号(sync1)の発生から2000クロック期間を領域A、走査終了側の水平同期信号(sync2)の発生前の2000クロック期間を領域C、領域Aの次クロック位置から領域Cの直前クロック位置までを画像が実際に記録される有効走査領域Bと定義する。

【0169】

画素クロック発生装置の位相シフトデータ生成部5(図7)の制御回路35は、水平同期信号sync1の発生から画素クロックをカウントして、領域A、C、Bのいずれを走査中か監視し、領域Aの走査期間においては位相シフトデータ・パターンの切り替えのためのLUTの選択は行わない。有効走査領域Bの走査期間においては、制御回路35は前述のようなライン毎の位相シフトデータ・パターンの切り替えのためのLUTの選択制御を行う。有効走査領域Bの走査を終わり、領域Cが走査される期間においては、領域Aと同様に位相シフトデータ・パターンの切り替えのためのLUTの選択は行わない。

【0170】

このように、画像の品質に直接影響のある領域Bでのみ縦筋などの発生を抑えるために位相シフトデータ・パターンの切り替えを行うが、画像の品質に直接的には影響のない領域A、Cに関しては、その切り替えを行わないようにすると、必要なLUTの数、全体サイズを減らすことができる。

**【0171】**

なお、図示しないが、データ生成回路34（図7）に、シフトレジスタ回路39に相当する2つのシフトレジスタ回路を設け、その出力側に加算回路（合成回路）を設け、第1のLUTと第2のLUTから第1と第2の位相シフトデータ・パターンを読み出して2つのシフトレジスタ回路にそれぞれ格納し、2つのシフトレジスタ回路より出力される2つの位相シフトデータを加算回路（合成回路）で加算（合成）することにより最終的な位相シフトデータを求めるような構成とすることも可能であり、かかる構成の画素クロック生成装置も本発明に包含される。このような構成において、例えば、走査光学系の特性により生じる走査むらを補正するような全ラインに適用される位相シフトデータ・パターンを第1の位相シフトデータ・パターンとし、ポリゴンミラーの回転むらのようなライン毎の変動分を補正するための位相シフトデータ・パターンを第2の位相シフトデータ・パターンとすることができる。

**【0172】**

上に説明したような位相シフトデータ・パターンの1ライン毎又は数ライン毎の切り替えを行う場合の制御回路35（図7）の制御フローの例を、図26乃至図28を参照して説明する。ここでは、各ラインにおいて水平走査信号1, 2間の時間間隔と目標値との差を検出し、それを次ラインにおける画素クロック位相シフト制御に反映させる、リアルタイム制御であるとする。また、説明を簡単にするため、各走査ラインは一定長のデータ領域に均等分割されるものとする。

**【0173】**

図26は、2つのLUT1, LUT2を1ライン毎に選択的に適用する場合の制御フローの一例を示す。

**【0174】**

まず、制御回路35は、1ページの画像記録に先立って、制御のためのカウンタM, N及びフラグNDを初期設定する（ステップS1）。

**【0175】**

ステップS2からステップS8は、1つの走査ラインに関する制御プロセスである。

**【0176】**

補正回路30より当該ラインに対する補正信号eをテーブルアドレス生成回路38に取り込ませる（ステップS2）。フラグNDをチェックし（ステップS3）、ND=1であるならば、LUT1の選択信号をLUT記憶部36に与え、同時にフラグNDを0に設定する（ステップS5）。テーブルアドレス生成回路38でテーブルアドレスを生成させ、選択されたLUTより位相シフトデータ・パターンを読み出させ、シフトレジスタ回路39より画素クロックに同期させて出力させる制御を行う（ステップS6）。カウンタMを1だけインクリメントさせ（ステップS7）、カウンタMの値と所定値Pを比較することにより、1ラインが終了したか判定する（ステップS8）。1ラインの途中ならばステップS6～S8が繰り返される。つまり、カウンタMは、一定数の連続した画素クロックからなるデータ領域の数をカウントするものである。

**【0177】**

カウンタMの値が所定値Pを越えると、1ラインの走査が終了したと判定し、カウンタMを1に設定し、カウンタNを1だけインクリメントする（ステップS9）。そして、カウンタNの値と所定値Qを比較し1ページが終了したか判定する（ステップS10）。ページの途中ならばステップS2に戻る。

**【0178】**

ステップS3でフラグNDが0と判定されたときには、LUT2の選択信号をLUT記憶部36に与え、またフラグNDに1を設定する（ステップS4）。したがって、当該ラインについてはLUT2に記憶されている位相シフトデータ・パターンが適用される。フラグNDが1に設定されてるので、次のラインでは再びLUT1の位相シフトデータ・パターンが適用される。

**【0179】**

なお、ステップS6について説明を補足する。ルックアップテーブルLUT1, LUT2のそれぞれに、ライン上の各データ領域M(1, 2, . . . , P))に対応した位相シフトデータ・パターンの系列が記憶されている。そして、ステップS6においては、テーブルアドレス生成回路38により生成されるテーブルアドレスの下位ビットは、データ領域の番号(=カウンタMの値)に応じて設定される。したがって、データ領域に対応した位相シフトデータ・パターンが出力される。

#### 【0180】

図27は、補正信号eが同じラインが連続した場合に2つのLUT, LUT2をライン毎に交互に適用する場合の制御フローの別の一例を示す。

#### 【0181】

まず、制御回路35は、1ページの画像記録に先立って、制御のためのカウンタM, N及びフラグNDを初期設定する(ステップS21)。

#### 【0182】

ステップS22からステップS32は、1つの走査ラインに関する制御ステップである。

#### 【0183】

補正回路30より当該ラインに対する補正信号eをテーブルアドレス生成回路38に取り込ませ(ステップS22)、その補正信号eの値と直前ラインで取り込んだ補正信号eの値との一致判定を行う(ステップS23)。ページの先頭ラインでは常に不一致である。補正信号eが不一致ならば、フラグNDの値をチェックし(ステップS25)、フラグNDの値が0ならばLUT2の選択信号を、フラグNDの値が1ならばLUT1の選択信号を、LUT記憶部36に与える(ステップS28, S29)。つまり、補正信号eの値が異なる連続したラインに対しては、LUT1又はLUT2が連続して適用されることになる。

#### 【0184】

当該ラインと前ラインの補正信号eの値が一致する場合には、フラグNDのチェック(ステップS24)の結果に従って、LUT1の選択信号を出してフラグNDを0に設定し(ステップS27)、又は、LUT2の選択信号を出してフラグNDを1に設定する(ステップS26)。つまり、補正信号eが同じラインが連続した場合には、ライン毎にLUT1, LUT2が交互に選択される。

#### 【0185】

テーブルアドレス生成回路38でテーブルアドレスを生成させて、選択したLUTより位相シフトデータ・パターンを読み出させ、シフトレジスタ回路39より位相データを画素クロックに同期させて出力させる制御を行う(ステップS30)。カウンタMを1だけインクリメントさせ(ステップS31)、カウンタMの値と所定値Pを比較し1ラインが終了したか判定する(ステップS32)。1ラインの途中ならばステップS30~S32が繰り返される。

#### 【0186】

カウンタMの値が所定値Pを越えると、1ラインの走査が終了したと判定し、カウンタMを1に設定し、カウンタNを1だけインクリメントする(ステップS33)。そして、カウンタNの値と所定値Qを比較し1ページが終了したか判定する(ステップS34)。ページの途中ならばステップS22に戻る。

#### 【0187】

ステップS3でフラグNDが0と判定されたときには、LUT2の選択信号をLUT記憶部36に与え、またフラグNDに1を設定する(ステップS4)。したがって、当該ラインについてはLUT2に記憶されている位相シフトデータ・パターンが適用される。フラグNDが1に設定されているので、次のラインでは、再びLUT1の位相シフトデータ・パターンが適用される。

#### 【0188】

このような制御により、同じ位相シフトデータ・パターンが出力される走査ラインが連

続する場合に、ルックアップテーブルを切り替えることによって、連続した走査ラインに同じ位相シフトデータ・パターンが出力されることによる弊害、例えば、位相シフトされる画素クロック位置やデータ領域の境界位置に縦筋が生じるような不都合を回避することができる。

#### 【0189】

ステップS30について説明を補足する。ルックアップテーブルLUT1, LUT2のそれぞれに、ライン上の各データ領域M(1, 2, . . . , P))に対応した位相シフトデータ・パターンの系列が記憶されている。そして、ステップS30においては、テーブルアドレス生成回路38により生成されるテーブルアドレスの下位ビットは、データ領域の番号(=カウンタMの値)に応じて設定される。したがって、データ領域に対応した位相シフトデータ・パターンが出力される。

#### 【0190】

図28は、補正信号eの値が同じラインが所定数連続した場合に適用するLUTを切り替える場合の制御フローを別の例を示す。

#### 【0191】

まず、制御回路35は、1ページの画像記録に先立って、制御のためのカウンタM, N, MC及びフラグNDを初期設定する(ステップS41)。

#### 【0192】

ステップS42からステップS55は、1つの走査ラインに関する制御ステップである。

#### 【0193】

まず、補正回路30より当該ラインに対する補正信号eをテーブルアドレス生成回路38に取り込ませ(ステップS42)、その補正信号eの値と直前ラインで取り込んだ補正信号eの値との一致判定を行う(ステップS43)。ページの先頭ラインでは必ず不一致である。補正信号eの値が一致したならば、カウンタMCを1だけインクリメントする(ステップS44)。

#### 【0194】

カウンタMCの値が所定値Rを越えたか判定し(ステップS45)、越えていないならばフラグNDの値をチェックし(ステップS46)、フラグNDの値が1ならばLUT1の選択信号を、フラグNDの値が0ならばLUT2の選択信号を、LUT記憶部36に与える(ステップS47, S48)。

#### 【0195】

カウンタMCの値が所定値Rを越えたときには、カウンタMCを1に設定し(ステップS49)、フラグNDの値をチェックする(ステップS50)。フラグNDの値が1ならば、LUT1の選択信号を出し、フラグNDを0に設定する(ステップS51)。フラグNDの値が0ならば、LUT2の選択信号を出し、フラグNDを1に設定する(ステップS52)。

#### 【0196】

テーブルアドレス生成回路38でテーブルアドレスを生成させ、選択したLUTより位相シフトデータ・パターンを読み出させ、シフトレジスタ回路39より位相データを画素クロックに同期させて出力させる(ステップS53)。カウンタMを1だけインクリメントさせ(ステップS54)、カウンタMの値と所定値Pを比較し1ラインが終了したか判定する(ステップS55)。1ラインの途中ならばステップS53～S55が繰り返される。

#### 【0197】

このようにして各ラインの走査が終了し、カウンタMの値が所定値Pを越えると、カウンタMを1に設定し、カウンタNを1だけインクリメントする(ステップS56)。そして、カウンタNの値と所定値Qを比較し1ページが終了したか判定する(ステップS57)。ページの途中ならばステップS42に戻る。

#### 【0198】

ステップS53について説明を補足する。ルックアップテーブルLUT1, LUT2のそれぞれに、ライン上の各データ領域M(1, 2, . . . , P))に対応した位相シフトデータ・パターンの系列が記憶されている。そして、ステップS53においては、テーブルアドレス生成回路38により生成されるテーブルアドレスの下位ビットは、データ領域の番号(=カウンタMの値)に応じて設定される。したがって、データ領域に対応した位相シフトデータ・パターンが出力される。

#### 【0199】

以上の説明から理解されるように、例えばR=2とすると、補正信号eの値が同一のラインが3ライン連続すると、3ライン目で、それまで使用されていたLUTから別のLUTに切り替えられる。したがって、人間の視覚特性から、例えば0.5mm~1mm以上の連続したドットずれが目立つとするとき、ドットの連続の長さがそれより短くなるように、ルックアップテーブルを切り替えるライン数(R)を設定するならば、画像上において、位相シフトされた画素クロックやデータ領域の境界などに対応した縦筋などの発生を抑制できる。

#### 【0200】

以上に説明した本発明の画素クロック装置が用いられた画像形成装置の他の実施例について、以下に説明する。

#### 【実施例5】

##### 【0201】

図29は、本発明の実施例5に係る画像形成装置の概略構成図である。この画像形成装置において、半導体レーザ500より出力されるレーザ光ビームは、コリメータレンズ501、シリンダーレンズ502を通してポリゴンミラー503に入射する。ポリゴンミラー503により偏向されたレーザ光ビームは、f-θレンズ504を通り、平板ガラス505を透過し(一部反射される)、被走査媒体である感光体506に入射し、その表面(被走査面)に光ビームスポットを形成して画像(静電潜像)を形成する。

##### 【0202】

平板ガラス505の第1面で反射されたレーザ光ビームは、被検出面に配置されたフォトディテクタ508, 509, 510で検出することにより、3つの水平同期信号sync1, sync2, sync3を発生する。すなわち、本実施例における水平同期検知手段は、ポリゴンミラー503で偏向されたレーザ光ビームの一部を平板ガラス505により分離し、分離されたレーザ光ビームを、特定の3つの水平走査位置に対応した位置に配置された3つのフォトディテクタ508, 509, 510で受光する構成である。

##### 【0203】

なお、ポリゴンミラー503で偏向されたレーザ光が各フォトディテクタ508, 509, 510に入射するまでの光路長が略同一となるように、フォトディテクタ508, 509, 510の位置関係が決められている。

##### 【0204】

520は本発明による画素クロック生成装置、521は画像処理装置、522はレーザ駆動データ生成装置、523はレーザ駆動装置であり、これらは前記実施例3の対応部分と同様の装置である。水平同期信号sync1, sync2, sync3は画素クロック生成装置520に入力され、また、水平同期信号sync1はライン同期信号として画像処理装置521にも入力される。

##### 【0205】

なお、感光体506の表面を帯電させるための帯電手段、静電潜像をトナー像に現像するための現像手段、現像されたトナー像を用紙あるいは中間転写体に転写するための転写手段、感光体506に残留したトナーを除去回収するクリーナー手段など、この種の画像形成装置に含まれる手段も存在するが図中省略されている。

#### 【実施例6】

##### 【0206】

図30は、本発明の実施例6に係る画像形成装置の概略構成図である。

**【0207】**

この画像形成装置において、半導体レーザ600より出力されるレーザ光ビームは、コリメータレンズ601、シリンダーレンズ602を通してポリゴンミラー603に入射する。ポリゴンミラー603により偏向されたレーザ光ビームは、 $f-\theta$ レンズ604を通り、平板ガラス605を透過し（一部反射される）、被走査媒体である感光体606に入射し、その表面（被走査面）に光ビームスポットを形成して画像（静電潜像）を形成する。

**【0208】**

平板ガラス605の第1面で反射されたレーザ光ビームを走査方向に配置された反射部材608、609、610により更に反射されてから1つのフォトディテクタ611で受光されることにより、書込開始位置側、書込終了位置側、書込領域内の3カ所に対応する3つの水平同期信号1, 2, 3 (sync 1, sync 2, sync 3) を発生する。

**【0209】**

ポリゴンミラー503で偏向されたレーザ光が反射部材608、609、610を経由してフォトディテクタ611に入射するまでの各光路長 $L_1$ ,  $L_2$ ,  $L_3$ が略同一となるように、反射部材608、609、610の位置関係が決められている。したがって、光路長の差による水平同期信号のタイミングずれを生じない。

**【0210】**

620は本発明による画素クロック生成装置、621は画像処理装置、622はレーザ駆動データ生成装置、623はレーザ駆動装置であり、これらは前記実施例3の対応部分と同様の装置である。水平同期信号sync 1, sync 2, sync 3は画素クロック生成装置620に入力され、また、水平同期信号sync 1はライン同期信号として画像処理装置621にも入力される。

**【0211】**

反射部材608、609、610としては、例えば、ガラス、プラスチック等の透明部材の一面に反射膜を形成したものやミラーなどを用いることができる。このような反射部材はフォトディテクタに比べ低コストであるため、フォトディテクタを3個用いる構成に比べコスト的に有利である。同期信号を4カ所以上で検知する場合は、このコスト的な有利性はさらに顕著である。

**【0212】**

なお、感光体606の表面を帯電させるための帯電手段、静電潜像をトナー像に現像するための現像手段、現像されたトナー像を用紙あるいは中間転写体に転写するための転写手段、感光体606に残留したトナーを除去回収するクリーナー手段など、この種の画像形成装置に含まれる手段も存在するが図中省略されている。

**【実施例7】****【0213】**

図31は本発明の実施例7に係る画像形成装置の概略構成図であり、(a)は平面構成を示し、(b)は側面構成を示す。

**【0214】**

この画像形成装置において、半導体レーザ700より出力されるレーザ光ビームは、コリメータレンズ701、アパーチャ702のスリット、シリンダーレンズ703を通してポリゴンミラー704に入射する。ポリゴンミラー704により偏向されたレーザ光ビームは、走査レンズ705、706、ビームスプリッタ707を介して被走査媒体である感光体708に入射し、その表面（被走査面）に光ビームスポットを形成して画像（静電潜像）を形成する。

**【0215】**

ビームスプリッタ707は、一対の直角三角形プリズムを接合したものであり、その接合面はハーフミラー面とされている。ビームスプリッタ707に入射したレーザ光ビームの大部分はハーフミラー面を透過して感光体708へ向かい、画像形成に寄与するが、入射レーザ光ビームの一部はハーフミラー面で反射される。この反射された（分離された）

レーザ光ビームを、ビームスプリッタ 707 の下方に配置したフォトディテクタ 709, 710, 711 で受光することにより、水平同期信号  $sync1$ ,  $sync2$ ,  $sync3$  を発生する。

#### 【0216】

図 31 には示されていないが、本実施例の画像形成装置も、前記実施例 6 と同様な画素クロック生成装置、画像処理装置、レーザ駆動データ生成装置、レーザ駆動装置を備えている。また、感光体 708 の表面を帯電させるための帯電手段、静電潜像をトナー像に現像するための現像手段、現像されたトナー像を用紙あるいは中間転写体に転写するための転写手段、感光体 708 に残留したトナーを除去回収するクリーナー手段など、この種の画像形成装置に含まれる手段を備えている。

#### 【実施例 8】

##### 【0217】

図 32 は、本発明の実施例 8 に係る画像形成装置の概略構成図であり、(a) は平面構成を示し、(b) は側面構成を示している。

##### 【0218】

この画像形成装置において、半導体レーザ 800 より出力されるレーザ光ビームは、コリメータレンズ 801、アパーチャ 802 のスリット、シリンダーレンズ 803 を通してポリゴンミラー 804 に入射する。ポリゴンミラー 804 により偏向されたレーザ光ビームは、走査レンズ 805, 806、ビームスプリッタ 807 を介して被走査媒体である感光体 808 に入射し、その表面（被走査面）に光ビームスポットを形成して画像（静電潜像）を形成する。

##### 【0219】

ビームスプリッタ 807 は、一対の直角三角形プリズムを接合したものであり、その接合面はハーフミラー面とされている。ビームスプリッタ 807 に入射したレーザ光ビームの大部分はハーフミラー面を透過して感光体 808 へ向かい画像形成に寄与するが、入射レーザ光ビームの一部はハーフミラー面で反射される。この反射された（分離された）レーザ光をフォトディテクタ 814 に導くための手段として、ビームスプリッタ 807 の下方に反射部材（又は反射／透過部材）810、反射／透過部材 811, 812, 813, 814 が配置されている。反射部材（又は反射／透過部材）810、反射／透過部材 811, 812, 813, 814 には、それぞれに対応した特定の水平走査位置の走査時に、ハーフミラー面で反射されたレーザ光ビームが入射する。反射部材（又は反射／透過部材）810 により反射されたレーザ光ビームは、反射／透過部材 811, 812, 813, 814 を順次透過してフォトディテクタ 815 で受光される。反射／透過部材 811 により反射されたレーザ光ビームは、反射／透過部材 812, 813, 814 を順次透過してフォトディテクタ 815 で受光される。反射／透過部材 812 により反射されたレーザ光ビームは、反射／透過部材 813, 814 を順次透過してフォトディテクタ 815 で受光される。反射／透過部材 813 により反射されたレーザ光ビームは、反射／透過部材 814 を透過してフォトディテクタ 815 で受光される。反射／透過部材 814 により反射されたレーザ光ビームは直接的にフォトディテクタ 815 に受光される。したがって、フォトディテクタ 815 により 5 つの水平走査位置の走査タイミングでレーザ光を検知し、5 つの水平同期信号を発生することができる。

##### 【0220】

なお、この実施例で用いられる反射／透過部材は、光束の反射と透過の両方の機能を有するもので、例えば、ガラスやプラスチック等の透明部材である。反射部材（又は反射／透明部材）810、反射／透明部材 811, 812, 813, 814 の形状は、光束の反射／透過方向を容易に制御できる平行平板形とされているが、これに限定されることはない。このような反射・透過部材や反射部材はディテクタに比べ低コストであるため、フォトディテクタを 5 個用いる構成に比べコスト的に有利である。

##### 【0221】

図 32 には示されていないが、本実施例の画像形成装置も、前記実施例 6 と同様な画素

クロック生成装置、画像処理装置、レーザ駆動データ生成装置、レーザ駆動装置を備えており、また、感光体 808 の表面を帯電させるための帯電手段、静電潜像をトナー像に現像するための現像手段、現像されたトナー像を用紙あるいは中間転写体に転写するための転写手段、感光体 808 に残留したトナーを除去回収するクリーナー手段など、この種の画像形成装置に含まれる手段も備えている。

#### 【実施例 9】

##### 【0222】

図 33 は、本発明の実施例 9 に係る画像形成装置の概略構成図である。この画像形成装置は、画像書込用光源としての半導体レーザ 900 と別に、水平同期検知のための参照用光源としての半導体レーザ 901 を備える。

##### 【0223】

画像書込用半導体レーザ 900 より出力されたレーザ光ビームは、コリメータレンズ 902、アパーチャ 904 のスリット、シリンダーレンズ 905 を通してポリゴンミラー 906 に入射する。ポリゴンミラー 906 で偏向されたレーザ光ビームは、 $f-\theta$  レンズ 907、透明部材 908 を介して感光体 909 に入射し、その表面（被走査面）に光ビームスポットを形成して静電潜像を形成する。

##### 【0224】

参照用光源としての半導体レーザ 901 より出力されるレーザ光ビームは、コリメータレンズ 903、アパーチャ 904 のスリット、シリンダーレンズ 905 を介してポリゴンミラー 906 に入射する。

##### 【0225】

参照用半導体レーザ 901 からのレーザ光ビームと画像書込用半導体レーザ 900 からのレーザ光ビームは、ポリゴンミラー 906 の同一反射面に入射する。参照用レーザ光ビームと画像書込用レーザ光ビームは、主走査方向については同じ位置に入射するが、副走査方向については、ある間隔だけずれた位置に入射する。その結果、ポリゴンミラー 906 で偏向された参照用レーザ光は、 $f-\theta$  レンズ 907、透明部材 908 を通過するが、感光体 909 には入射しない。したがって、参照用光源としての半導体レーザ 901 は、画像データと無関係に発光させることができる。

##### 【0226】

画像書込用レーザ光ビームにより走査される感光体 909 の被走査面と等価位置である、感光体 909 から外れた被検出面が、参照用レーザ光ビームにより走査されるが、この被検出面上の、特定の 3 つの水平走査位置に対応した位置にある反射部材 911, 912, 913 により反射された参照用レーザ光ビームがフォトディテクタ 914 で受光されることにより、水平同期信号 1, 2, 3 (sync1,2,3) が得られる。

##### 【0227】

参照用半導体レーザ 901 から出力されたレーザ光ビームが反射部材 911, 912, 913 を介してフォトディテクタ 914 に至るまでの各光路長  $L1'$ ,  $L2'$ ,  $L3'$  は、略同一となるように位置関係が決められている。

##### 【0228】

図 33 において、920 は本発明の画素クロック生成装置、921 は画像処理装置、922 はレーザ駆動データ生成装置、923 はレーザ駆動装置である。レーザ駆動装置 923 は、画像書込用半導体レーザ 900 を画像データに基づいて駆動するとともに参照用半導体レーザ 901 を駆動する。

##### 【0229】

画素クロック生成装置 920 は、画像記録期間においても各ラインで 3 つの水平同期信号 1, 2, 3 を発生するため、画像記録期間の各ラインで水平同期信号 1, 2 間、水平同期信号 2, 3 間の時間間隔を計測し、その目標値からのずれを次ラインの画素クロックの位相制御に反映させる、リアルタイムな制御も可能である。

##### 【0230】

感光体 909 の表面を帯電させるための帯電手段、静電潜像をトナー像に現像するため

の現像手段、現像されたトナー像を用紙あるいは中間転写体に転写するための転写手段、感光体 909 に残留したトナーを除去回収するクリーナー手段など、この種の画像形成装置に含まれる手段も存在するが図中省略されている。

#### 【0231】

なお、半導体レーザ 900, 901 に代えて、図 34 に示すような複数の画像書込用半導体レーザ LD1, LD2, LD3, LD4 と、それと間隔を空けた参照用半導体レーザ LD5 からなる半導体レーザアレイを用いることもでき、かかる構成の画像形成装置も本発明に包含される。このような半導体レーザアレイを光源として用いれば、4 本のレーザ光ビームによる 4 ライン同時書込みが可能である。各半導体レーザ LD1 ~ LD5 の発光波長の差を容易に小さくすることができるため、光源毎の波長の違いにより生じる走査位置の誤差や変動を減らすことができる。

#### 【実施例 10】

##### 【0232】

図 35 は、本発明の実施例 10 に係る画像形成装置の概略構成図である。この画像形成装置において、半導体レーザ 1000 より出力されるレーザ光ビームは、コリメータレンズ 1001、シリンダーレンズ 1002 を通してポリゴンミラー 1003 に入射する。ポリゴンミラー 1003 により偏向されたレーザ光ビームは、 $f-\theta$  レンズ 1004 を通り、平板ガラス 1005 を透過し（一部反射される）、被走査媒体である感光体 1006 に入射し、その表面（被走査面）に光ビームスポットを形成して画像（静電潜像）を形成する。

##### 【0233】

平板ガラス 1005 の第 1 面で反射された（分離された）レーザ光ビームは、特定の 3 つの水平走査位置に対応した位置に設けられた反射部材（又は反射／透過部材）1008, 反射／透過部材 1009, 1010 に入射する。反射部材（又は反射／透過部材）1008 で反射されたレーザ光ビームは反射／透過部材 1010, 1009 を透過してフォトディテクタ 1011 で受光される。反射／透過部材 1010 により反射されたレーザ光ビームは反射／透過部材 1009 を透過してフォトディテクタ 1011 で受光される。反射／透過部材 1009 により反射されたレーザ光は直接的にフォトディテクタ 1011 で受光される。このように、水平走査方向の 3 カ所において平板ガラス 1005 の第 1 面で反射されたレーザ光ビームをフォトディテクタ 1011 で受光することにより、水平同期信号  $sync1$ ,  $sync2$ ,  $sync3$  が発生する。このような水平同期検知手段は、反射部材がフォトディテクタに比べ低コストであるため、フォトディテクタを 3 個用いる構成に比べコスト的に有利である。同期信号を 4 カ所以上で検知する場合は、このコスト的な有利性はさらに顕著である。

##### 【0234】

1020 は本発明による画素クロック生成装置、1021 は画像処理装置、1022 はレーザ駆動データ生成装置、1023 はレーザ駆動装置である。

##### 【0235】

なお、感光体 1006 の表面を帯電させるための帯電手段、静電潜像をトナー像に現像するための現像手段、現像されたトナー像を用紙あるいは中間転写体に転写するための転写手段、感光体 1006 に残留したトナーを除去回収するクリーナー手段など、この種の画像形成装置に含まれる手段も存在するが、図中省略されている。

#### 【実施例 11】

##### 【0236】

図 36 は、本発明の実施例 11 に係るマルチビーム走査型の画像形成装置の概略構成図である。ただし、画素クロック生成装置、画像処理装置、レーザ駆動データ生成装置、レーザ駆動装置は図示省略されている。また、感光体の表面を帯電させるための帯電手段、感光体上に形成された静電潜像をトナー像に現像するための現像手段、現像されたトナー像を用紙あるいは中間転写体に転写するための転写手段、感光体に残留したトナーを除去回収するクリーナー手段など、この種の画像形成装置に含まれる手段も存在するが図示省

略されている。

#### 【0237】

この画像形成装置は、4本のレーザ光ビームを射出する光源ユニット2300を有する。この光源ユニット2300は、2つの発光源を持つ半導体レーザアレイ2301とコリメータレンズ2303の組、2つの発光源を持つ半導体レーザアレイ2302とコリメータレンズ2304の組、及びアパーチャ2305からなる構成である。

#### 【0238】

図37に示すように、各半導体レーザアレイ2301, 2302は、2個の発光源が $ds=25\mu m$ の間隔でモノリシックに形成されたものであり、それぞれコリメータレンズ2304, 2305の光軸Cに対して対称に副走査方向に配置される。

#### 【0239】

図36において、半導体レーザアレイ2301, 2302は、コリメータレンズ2303, 2304と光軸を一致させ、主走査方向に対称に射出角度を持たせ、ポリゴンミラー2307の反射点で射出軸が交差するようレイアウトされている。各半導体レーザアレイ2301, 2302より射出した複数のビームはシリンダレンズ2308を介してポリゴンミラー2307の同一反射面で偏向され、 $f-\theta$ レンズ2310、ミラー2313、トロイダルレンズ2311を経由して感光体2312上にビームスポットを形成することにより、感光体2312上に静電潜像を形成する。半導体レーザアレイ2301, 2302の合計4個の光源は、それぞれ1ラインの画像データに従って駆動されるため、4ライン同時に静電潜像の書き込みが行われる。

#### 【0240】

図36において、2318, 2319は水平同期信号sync1, sync2を発生するためのフォトディテクタである。生成された水平同期信号は不図示の画素クロック生成装置に入力され、走査開始側のフォトディテクタ2318により生成される水平同期信号は不図示の画像処理装置にライン同期信号として入力されることは、前記各実施例の場合と同様である。

#### 【0241】

図38は、光源ユニット2300の具体的構造の一例を説明するための分解斜視図である。半導体レーザアレイ2301, 2302は、それぞれ主走査方向に所定角度（本実施例では約 $1.5^\circ$ ）傾斜したベース部材2405の裏側に形成された不図示の嵌合穴（2405-1, 2405-2）に、それぞれの円筒状ヒートシンク部2403-1, 2404-1が嵌合し、押え部材2406, 2407の突起2406-1, 2407-1を該ヒートシンク部の切り欠き部に合わせて発光源の配列方向を合わせ、背面側からネジ2412で固定される。また、コリメータレンズ2303, 2304はそれぞれ、その外周をベース部材2405の半円状の取付ガイド面2405-4, 2405-5に沿わせて光軸方向の調整を行い、発光源から射出した発散ビームが平行光束となるよう位置決めされ接着される。

#### 【0242】

本実施例では、上記したように各々の半導体レーザアレイからの光ビームが主走査面内で交差するように設定するため、光ビームに沿って嵌合穴（2405-1, 2405-2）および半円状の取付ガイド面2405-4, 2405-5を傾けて形成している。ベース部材2405は、ホルダ部材2410に円筒状係合部2405-3を係合し、ネジ2413を貫通穴2410-2, 2410-3を介してネジ穴2405-6, 2405-7に螺合して固定される。

#### 【0243】

この光源ユニットは、光学ハウジングの取付壁2411に設けた基準穴2411-1にホルダ部材2410の円筒部2410-1を嵌合し、表側よりスプリング2611を挿入してストッパ部材2612を円筒部突起2410-3に係合することで、ホルダ部材2410を取付壁2411の裏側に密着させた状態で保持される。この時に、スプリング2611の一端2611-2を突起2411-2に引っかけることで円筒部中心を回転軸とした回転力を発生し、この回転力を係止するように設けた調節ネジ2613により、光軸の周り $\theta$ にユ

ニット全体を回転し、各ビームスポット列を1ライン分ずらして交互に配列するように調節する。また、アパーチャ2305は、各半導体レーザアレイ2301, 2302に対応したスリットが設けられたもので、光学ハウジングに取り付けられて光ビームの射出径を規定する。

【実施例12】

【0244】

図39は、本発明の実施例12に係る画像形成装置を説明するための概略構成図である。

【0245】

この画像形成装置は、各色（シアン、マゼンダ、イエロー、ブラック）の画像形成に別々の感光体2509a, 2509b, 2509c, 2509dを用いるタンデム方式の装置である。

【0246】

このようなタンデム方式の画像形成装置においては、各色ステーションにおける感光体は別々の光路を経たレーザ光ビームにより走査されるため、感光体上で発生する主走査ドット位置ずれはステーション毎に異なる特性を有する。したがって、各色ステーション毎に主走査ドット位置補正を的確に行わないと、良好な画質、特に良好な色再現性を得ることができない。例えば、各色ステーション間のドット位置ずれが数10 $\mu$ m程度発生している場合、主走査位置ずれ量が1/8ドットを越えた画素クロックに位相シフトをかけ主走査位置ずれの補正を行うことで、1200dpiで1/8ドット相当である約2.6 $\mu$ m (21.2 $\mu$ m/8) までドット位置ずれ量を減らすことができる。

【0247】

図39において、2505はポリゴンミラーである。各色ステーション用の光源より出力されるレーザ光ビームは、コリメータレンズやシリンダーレンズなどの光学系を介してポリゴンミラー2505の異なった反射面に同時に入射される。

【0248】

感光体2509aを含むステーションについて説明すると、ポリゴンミラー2505により偏向されたレーザ光ビームは、第1の走査レンズ2506a、ミラー2513a、第2の走査レンズ2507a、ミラー2514a, 2515a、ビームスプリッタ2508aを経由して感光体2509aを走査し、静電潜像を形成する。ビームスプリッタ2508aのハーフミラー面で反射された一部のレーザ光ビームは、水平同期検知用のフォトディテクタ2510aで検出される。他の色のステーションの走査系も同様の構成であることは図面から明らかであるので、説明を繰り返さない。

【0249】

上に述べたような水平同期検知手段のほか、本発明の画素クロック生成装置、その他のレーザ光源の駆動に関わる手段が各ステーション毎に存在するが、水平同期検知手段以外は図示されていない。各ステーションのレーザ光源は、対応した画素クロック生成装置で生成される画素クロックに同期して駆動される。

【0250】

各ステーションの感光体2509a, 2509b, 2509c, 2509dの周囲には、感光体表面を一様に帯電させるための手段、感光体上の静電潜像を対応した色のトナー像に現像する手段、現像されたトナー像を転写体2516に転写させる手段、感光体表面に転写されずに残留したトナーを除去回収する手段、転写体2516上の各色トナー像を重ね合わせて用紙に転写させる手段、用紙上のトナー像を定着させる手段などが存在するが、図示されていない。

【0251】

本実施例の画像形成装置は、各色ステーションにおける主走査ドット位置ずれが高精度に補正され、したがって色ずれも効果的に補正されるため、色再現性の良好な高画質のカラー画像を形成することができる。

【図面の簡単な説明】

## 【0252】

- 【図1】本発明の画素クロック生成装置のブロック図である。
- 【図2】本発明の画素クロック生成装置における画素クロック生成部のブロック図である。
- 【図3】画素クロック生成部の動作を説明するためのタイミングチャートである。
- 【図4】画素クロック生成部の動作を説明するためのタイミングチャートである。
- 【図5】画素クロック生成部の動作を説明するためのタイミングチャートである。
- 【図6】高周波クロック、画素クロック、位相シフトデータのタイミング関係を示すタイミングチャートである。
- 【図7】位相シフトデータ生成部のブロック図である。
- 【図8】位相シフトデータ・パターンの例を示す図である。
- 【図9】本発明の実施例1に係る画像形成装置の概略構成図である。
- 【図10】主走査ドット位置ずれとその補正の説明のための図である。
- 【図11】走査光学系のリニアリティ特性と位相シフトデータ・パターンとを関連付けて説明するための図である。
- 【図12】画素クロック生成部のブロック図である。
- 【図13】画素クロックの位相シフトによる主走査ドット位置ずれの補正を説明するための図である。
- 【図14】本発明の実施例2に係る画像形成装置の概略構成図である。
- 【図15】本発明の実施例3に係る画像形成装置の概略構成図である。
- 【図16】主走査ドット位置ずれとその補正の説明のための図である。
- 【図17】本発明の実施例4に係る画像形成装置の概略構成図である。
- 【図18】データ領域の分割とデータ領域単位の画素クロックのシフト制御による主走査ドット位置ずれの補正を説明するための図である。
- 【図19】データ領域内の画素クロック位相シフトの説明のための図である。
- 【図20】ルックアップテーブルの説明のための図である。
- 【図21】位相シフトデータ・パターンの説明のための図である。
- 【図22】位相シフトデータ・パターンの説明のための図である。
- 【図23】連続したラインに同一の位相シフトデータ・パターンが適用されることによる不都合と、その解消のための位相シフトデータ・パターンの切り替えを説明するための図である。
- 【図24】連続したラインに同一の位相シフトデータ・パターンが適用されることによる不都合と、その解消のための位相シフトデータ・パターンの切り替えを説明する。
- 【図25】走査ライン内の有効走査領域と、その領域外における画素クロックの位相シフト制御の説明のための図である。
- 【図26】位相シフトデータ生成部の制御回路による制御フロー例を示すフローチャートである。
- 【図27】位相シフトデータ生成部の制御回路による制御フロー例を示すフローチャートである。
- 【図28】位相シフトデータ生成部の制御回路による制御フロー例を示すフローチャートである。
- 【図29】本発明の実施例5に係る画像形成装置の概略構成図である。
- 【図30】本発明の実施例6に係る画像形成装置の概略構成図である。
- 【図31】本発明の実施例7に係る画像形成装置の概略構成図である。
- 【図32】本発明の実施例8に係る画像形成装置の概略構成図である。
- 【図33】本発明の実施例9に係る画像形成装置の概略構成図である。
- 【図34】半導体レーザアレイの一例を示す概略図である。
- 【図35】本発明の実施例10に係る画像形成装置の概略構成図である。
- 【図36】本発明の実施例11に係る画像形成装置の概略構成図である。

【図 37】図 36 中の半導体レーザアレイに関する説明図である。

【図 38】図 36 中の光源ユニットの具体的構造の一例を説明するための分解斜視図である。

【図 39】本発明の実施例 12 に係る画像形成装置の概略構成図である。

【図 40】従来の画像形成装置の概略構成図である。

【図 41】従来の画像形成装置の概略構成図である。

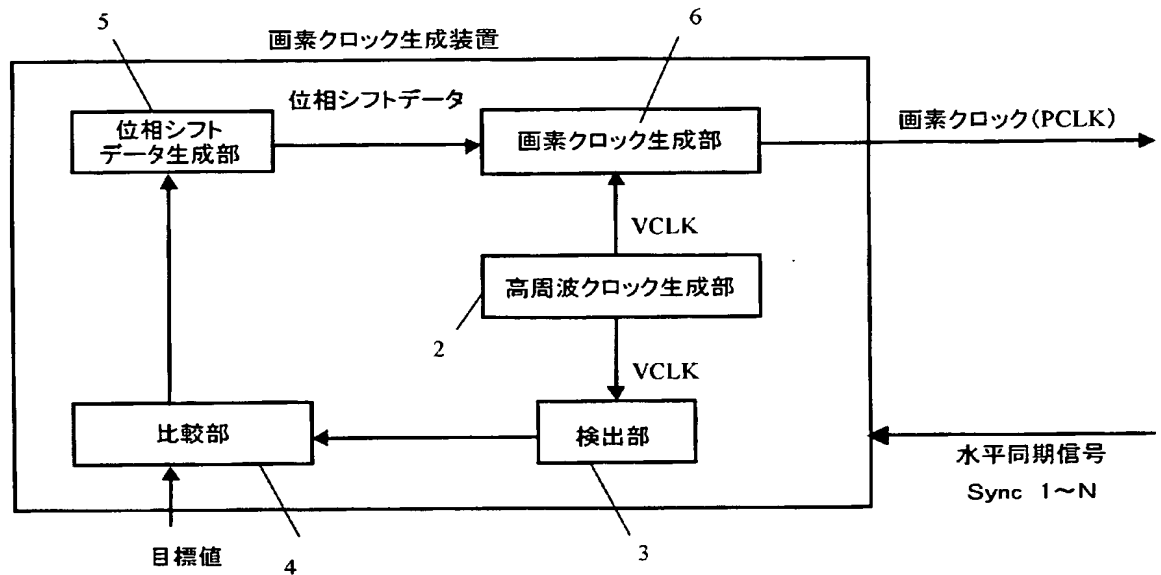
【符号の説明】

【0253】

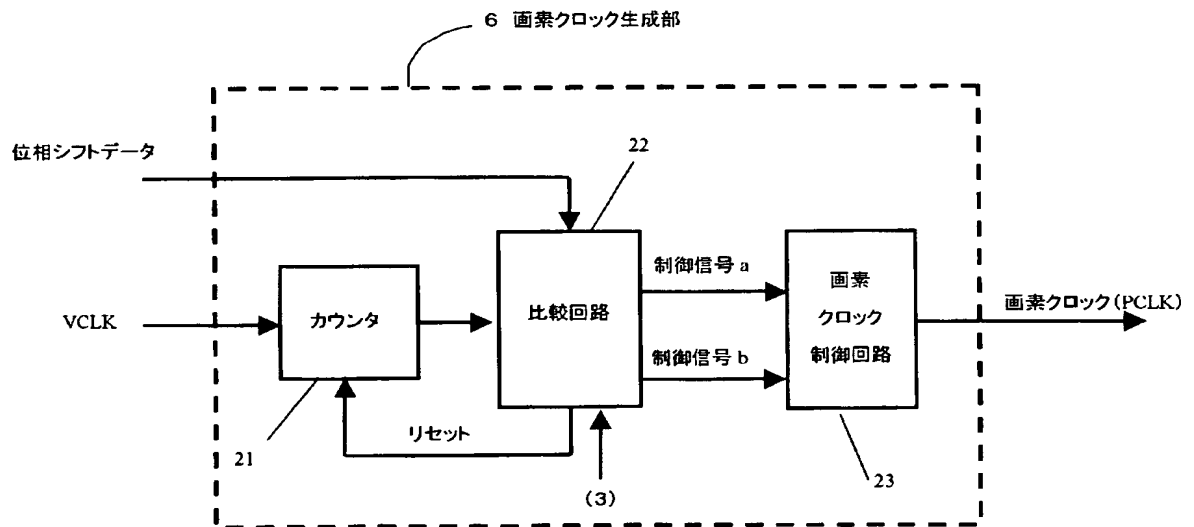
- 2 高周波クロック生成部
- 3 検出部
- 4 比較部
- 5 位相シフトデータ生成部
- 6 画素クロック生成部
- 30 補正回路
- 34 データ生成回路
- 35 制御回路
- 36 LUT記憶部
- 37 ルックアップテーブル (LUT)
- 38 テーブルアドレス生成回路
- 39 シフトレジスタ回路
- 100 半導体レーザ
- 103 ポリゴンミラー
- 106 感光体
- 107, 108 フォトディテクタ
- 110 画素クロック生成装置
- 200 画像書込用半導体レーザ
- 201 参照用半導体レーザ
- 206 ポリゴンミラー
- 209 感光体
- 210, 211 フォトディテクタ
- 220 画素クロック生成装置
- 300 半導体レーザ
- 303 ポリゴンミラー
- 306 感光体
- 307, 308, 309 フォトディテクタ
- 310 画素クロック生成装置
- 400 画像書込用半導体レーザ
- 401 参照用半導体レーザ
- 406 ポリゴンミラー
- 409 感光体
- 410, 412, 413 フォトディテクタ
- 420 画素クロック生成装置
- 500 半導体レーザ
- 503 ポリゴンミラー
- 506 感光体
- 508, 509, 510 フォトディテクタ
- 520 画素クロック生成装置
- 600 半導体レーザ
- 603 ポリゴンミラー
- 606 感光体

6 0 8, 6 0 9, 6 1 0 反射部材  
6 1 1 フォトディテクタ  
6 2 0 画素クロック生成装置  
7 0 0 半導体レーザ  
7 0 4 ポリゴンミラー  
7 0 8 感光体  
7 0 9, 7 1 0, 7 1 1 フォトディテクタ  
8 0 0 半導体レーザ  
8 0 4 ポリゴンミラー  
8 0 8 感光体  
8 1 0 反射部材又は反射／透過部材  
8 1 1, 8 1 2, 8 1 3, 8 1 4 反射／透過部材  
8 1 5 フォトディテクタ  
9 0 0 画像書込用半導体レーザ  
9 0 1 参照用半導体レーザ  
9 0 6 ポリゴンミラー  
9 0 9 感光体  
9 1 1, 9 1 2, 9 1 3 反射部材  
9 1 4 フォトディテクタ  
9 2 0 画素クロック生成装置  
1 0 0 0 半導体レーザ  
1 0 0 3 ポリゴンミラー  
1 0 0 6 感光体  
1 0 0 8 反射部材又は反射／透過部材  
1 0 0 9, 1 0 1 0 反射／透過部材  
1 0 1 1 フォトディテクタ  
1 0 2 0 画素クロック生成装置  
2 3 0 0 光源ユニット  
2 3 0 7 ポリゴンミラー  
2 3 1 2 感光体  
2 3 1 8, 2 3 1 9 フォトディテクタ  
2 5 0 5 ポリゴンミラー  
2 5 0 6, 2 5 0 7 走査レンズ  
2 5 1 3, 2 5 1 4, 2 5 1 5 ミラー  
2 5 0 8 ビームスプリッタ  
2 5 0 9 感光体  
2 5 1 0 フォトディテクタ  
2 5 1 6 転写体

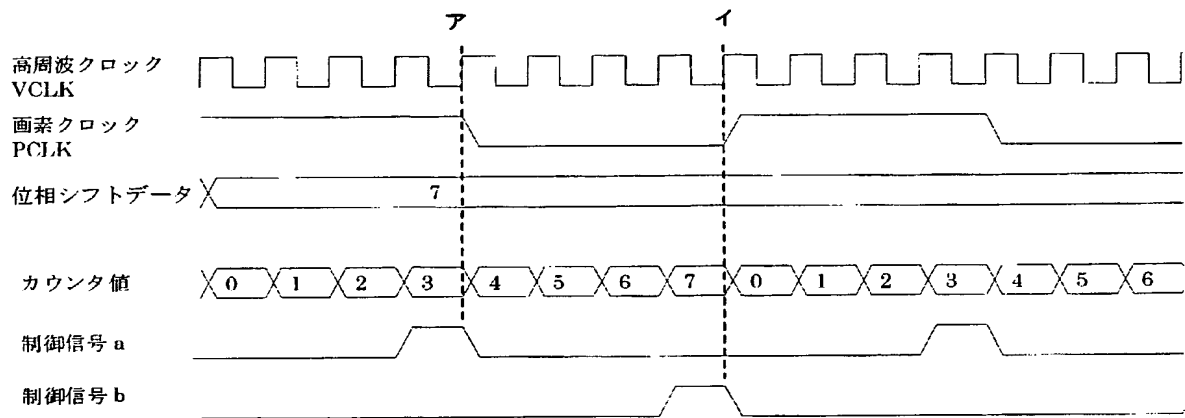
【書類名】 図面  
【図 1】



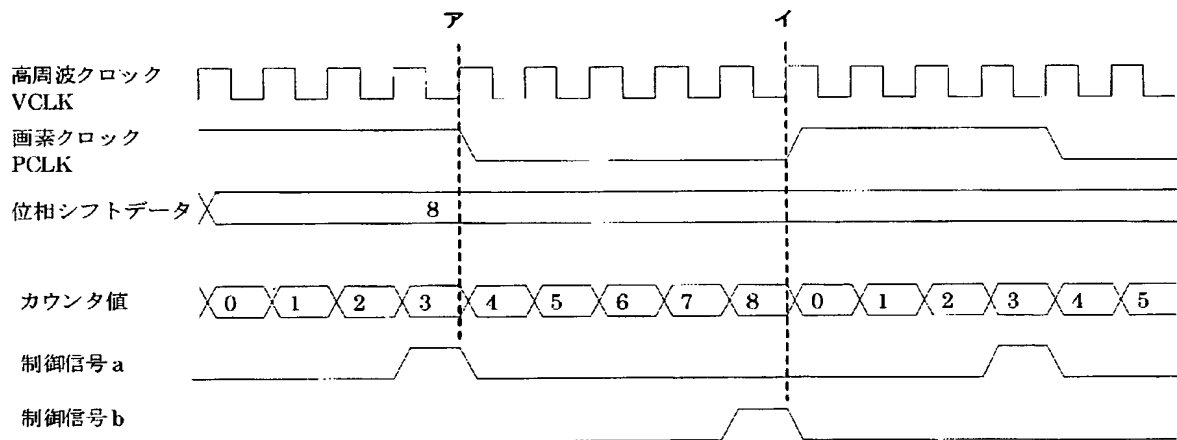
【図 2】



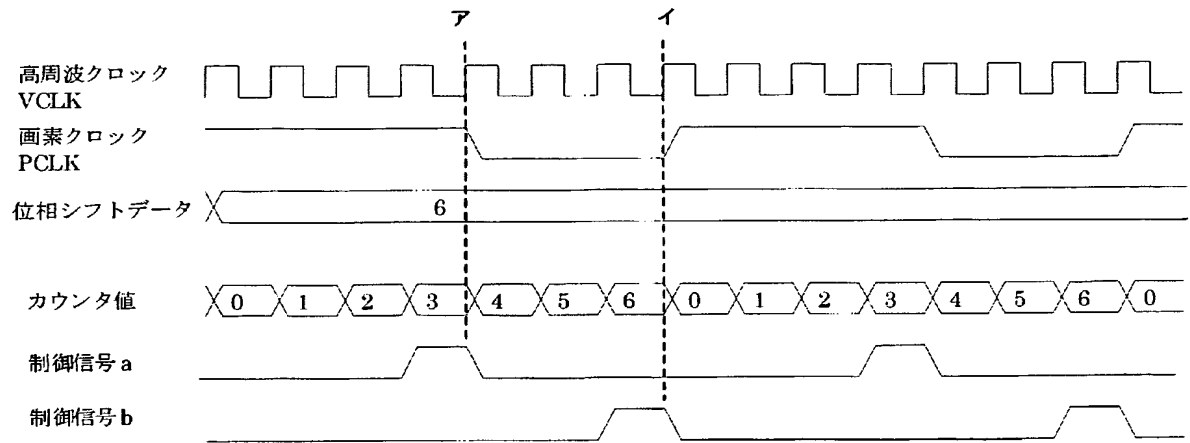
【図 3】



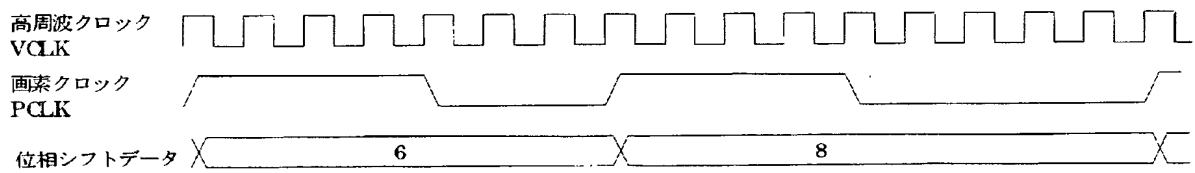
【図 4】



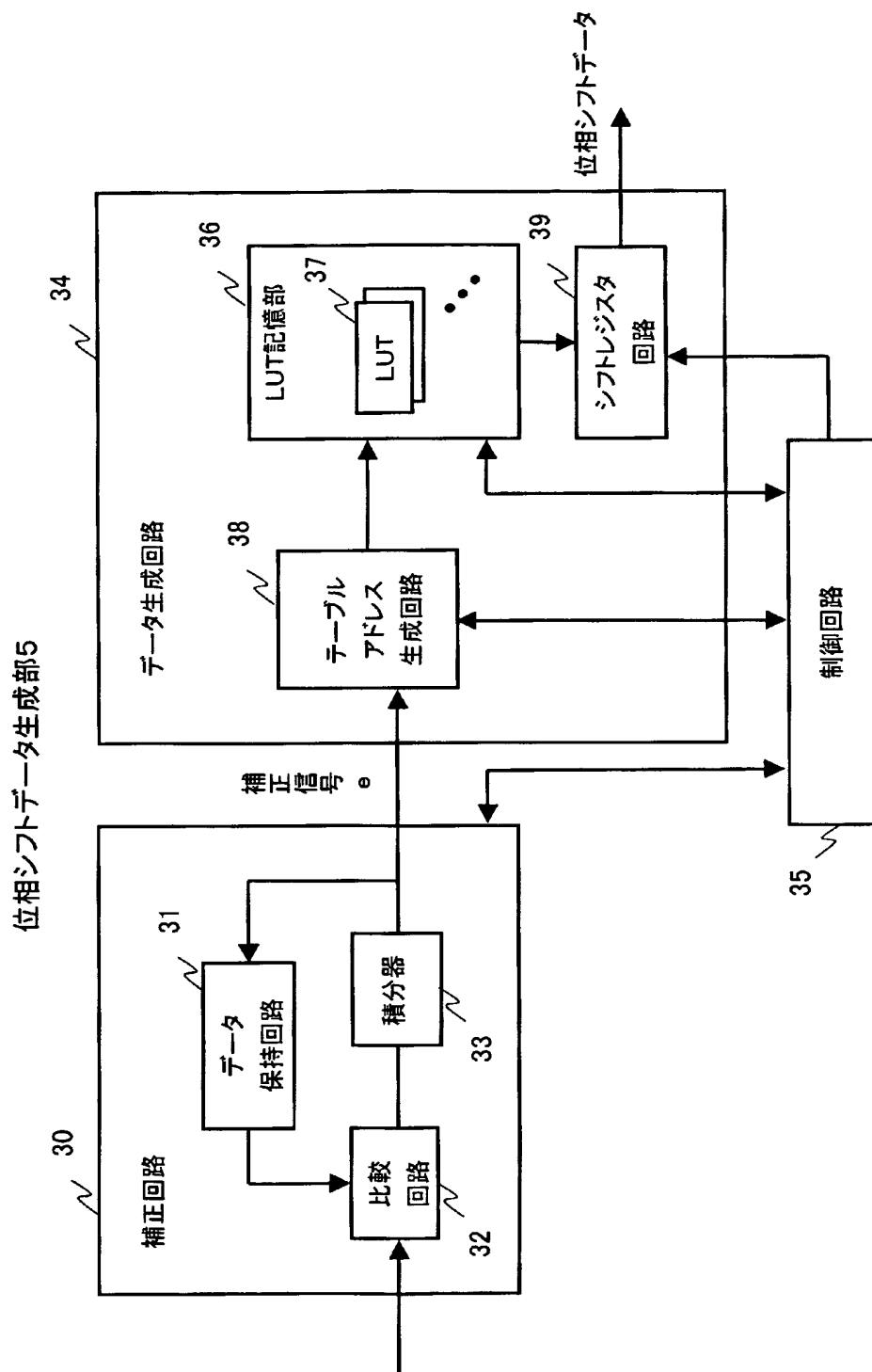
【図 5】



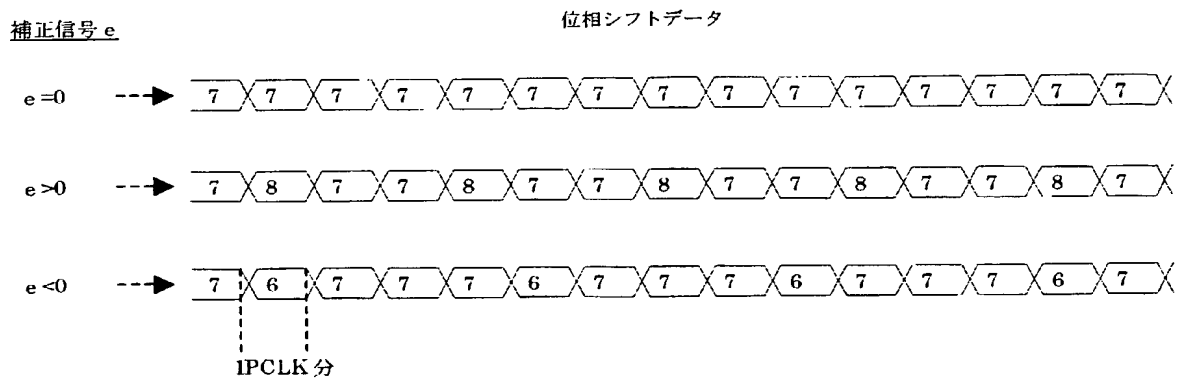
【図 6】



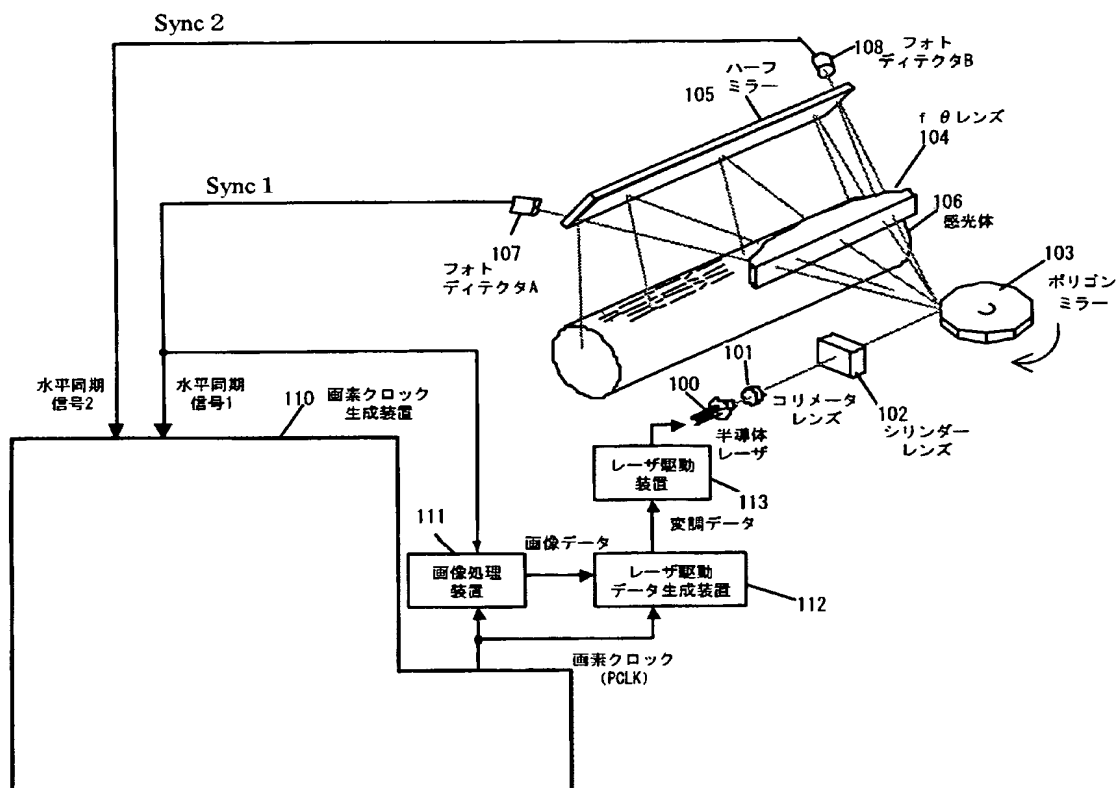
【図 7】



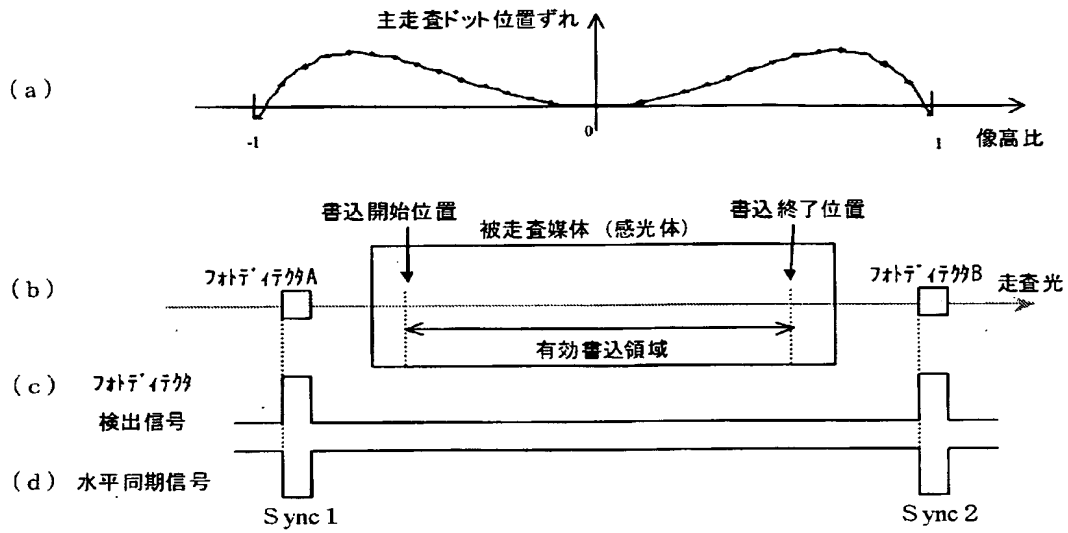
【図 8】



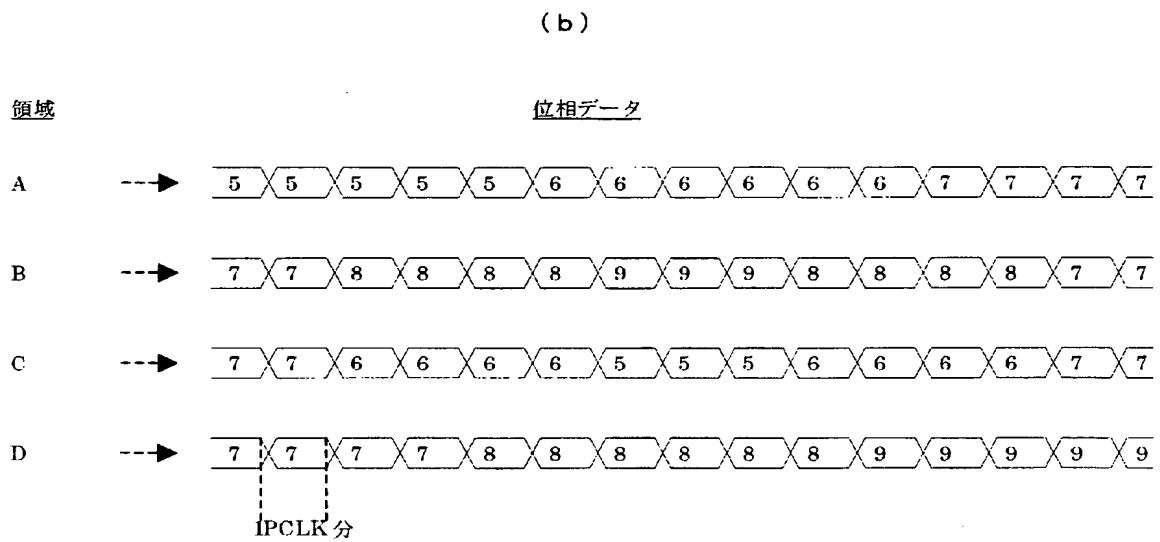
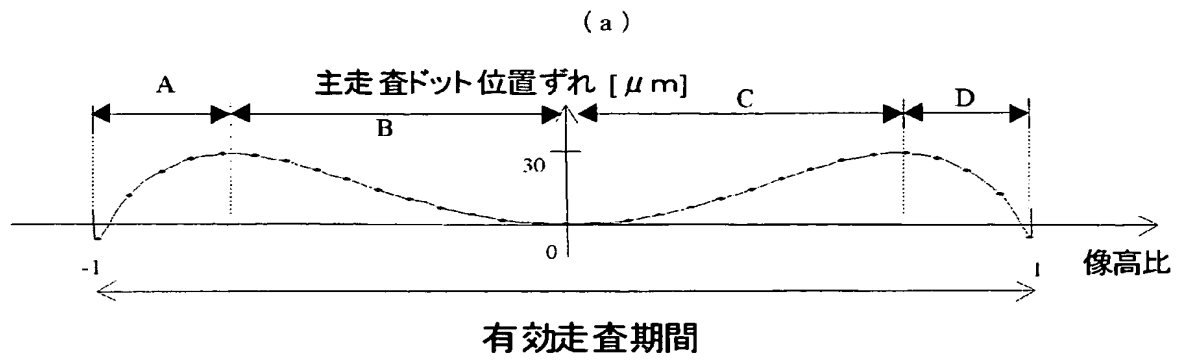
【図 9】



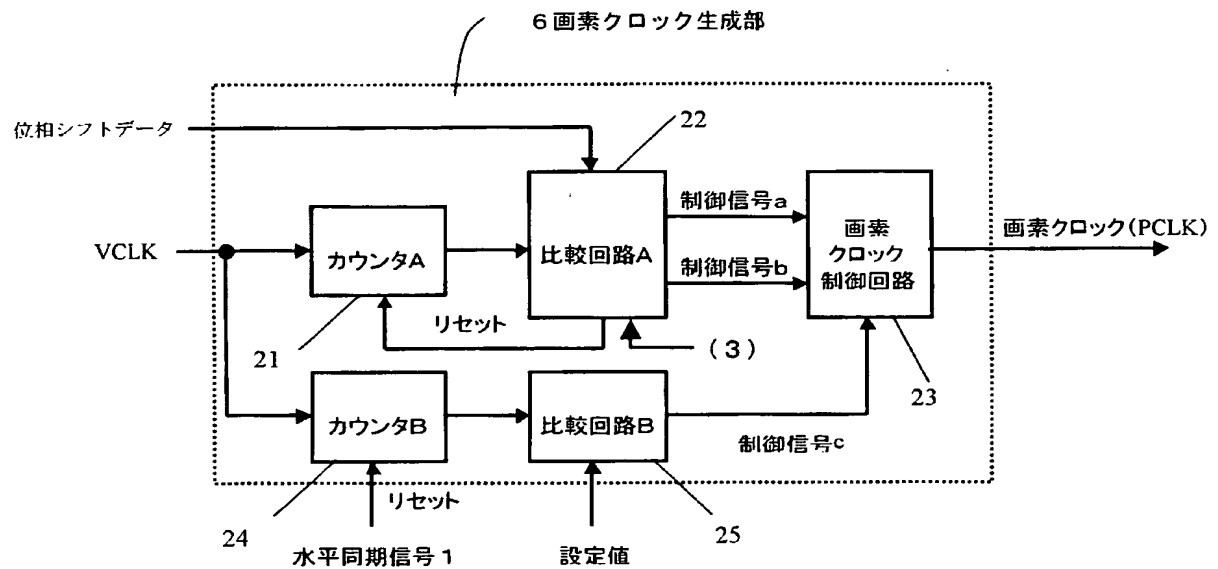
【図 10】



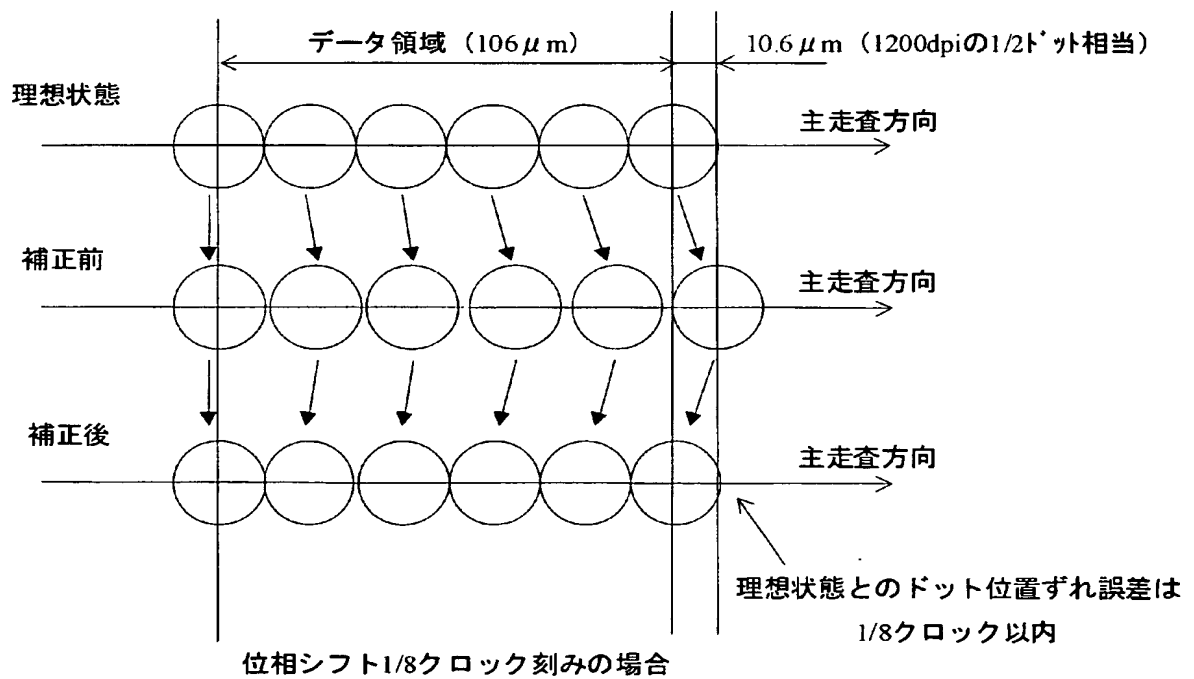
【図 11】



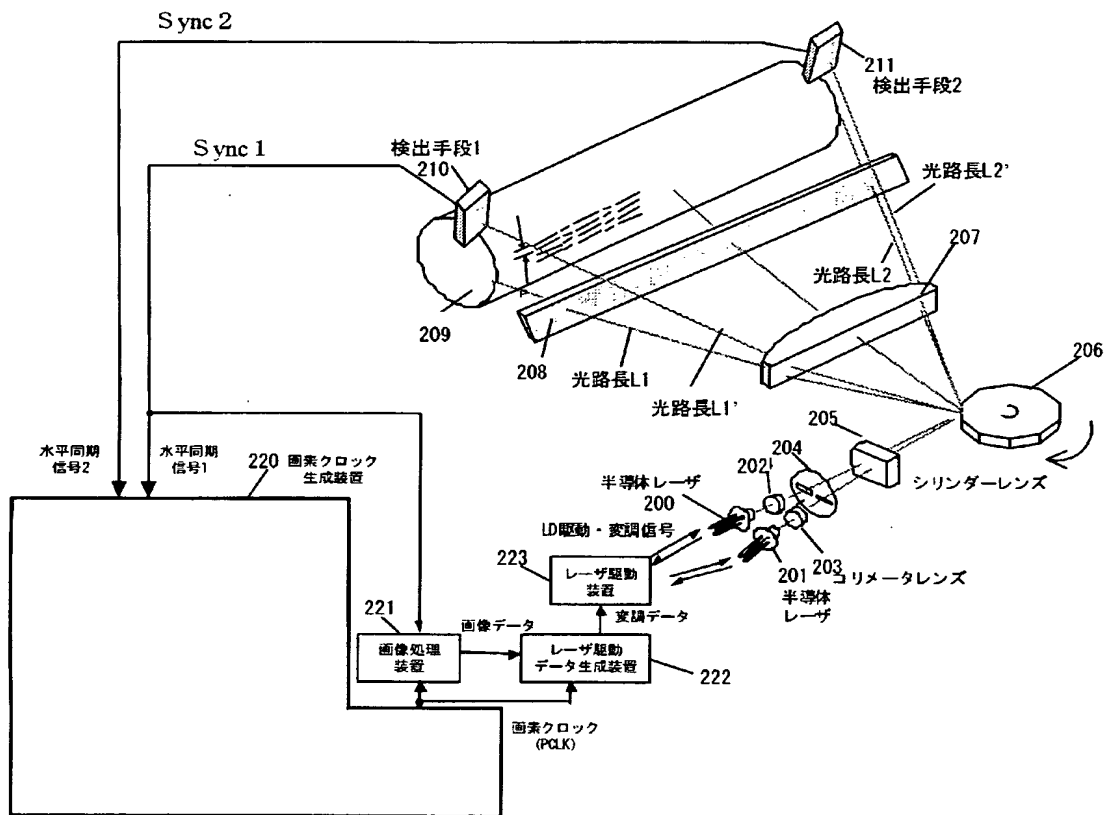
【図 12】



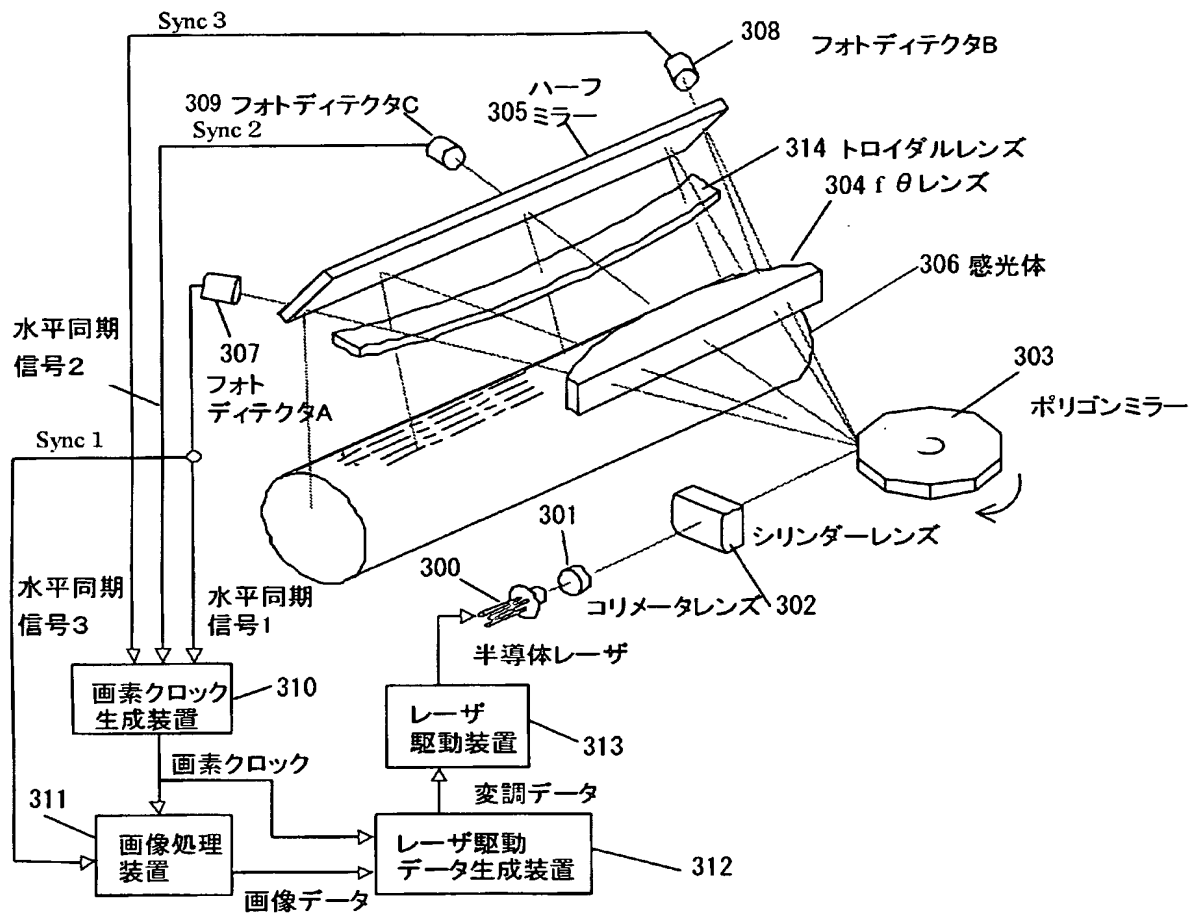
【図 13】



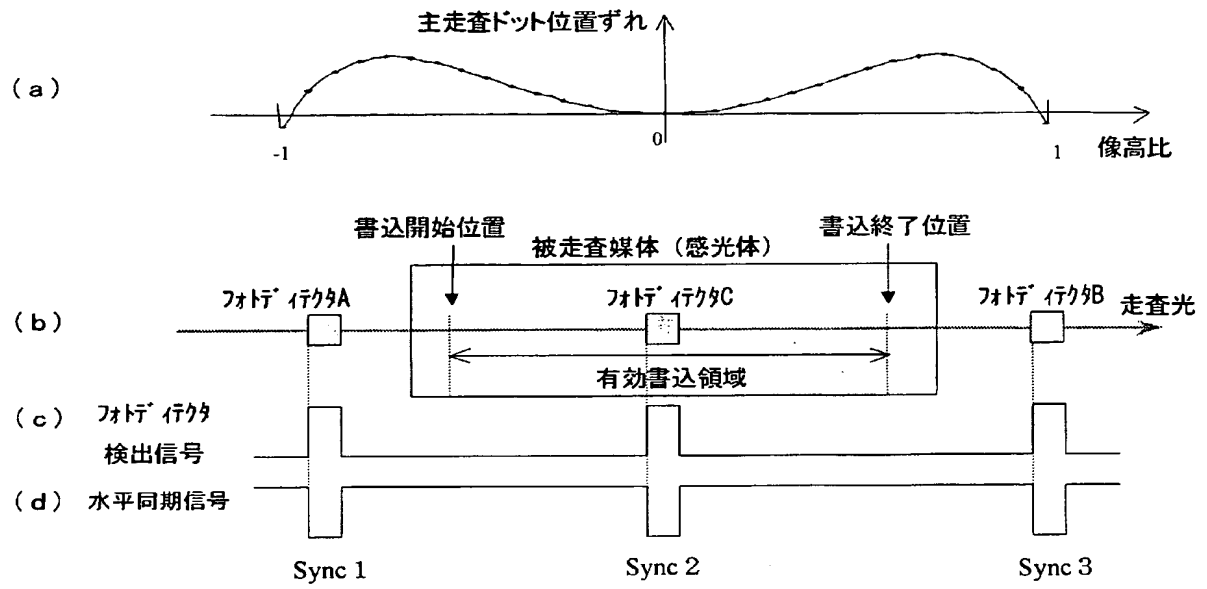
【図 14】



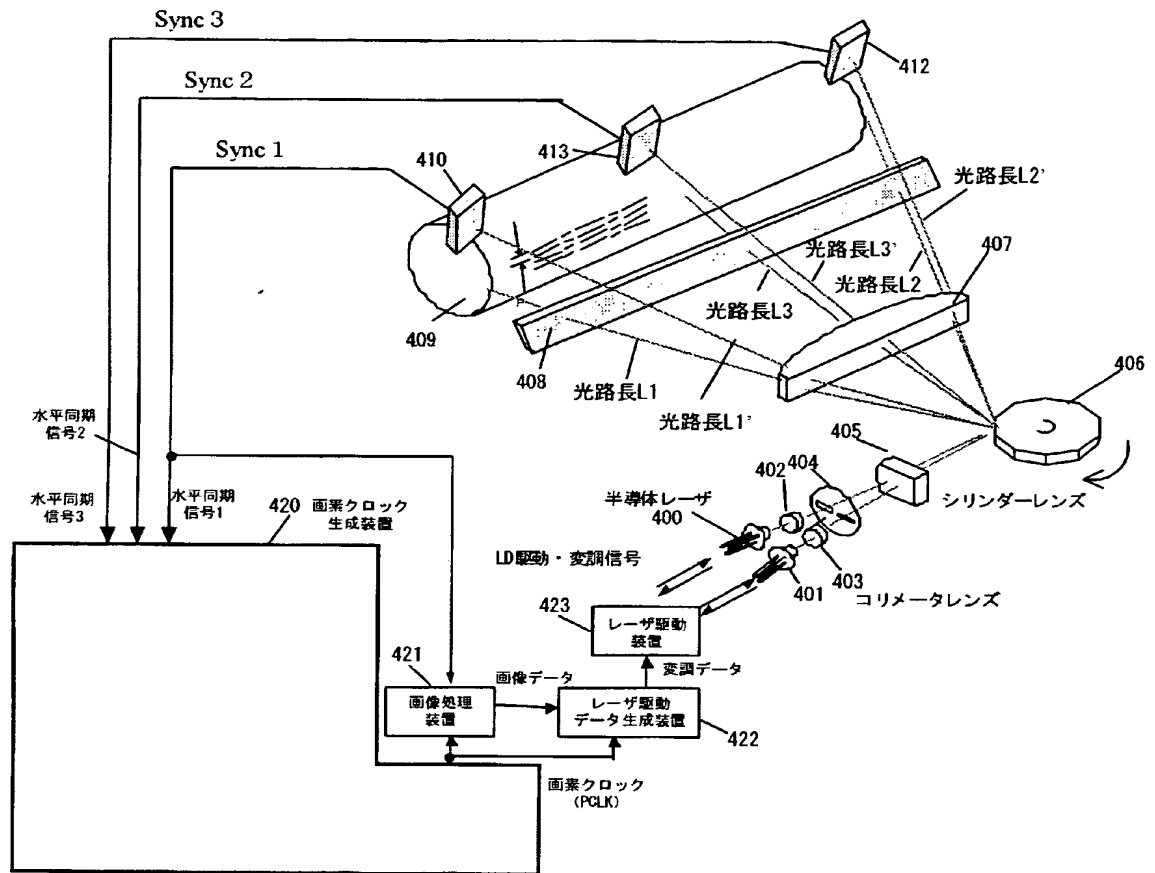
【図 15】



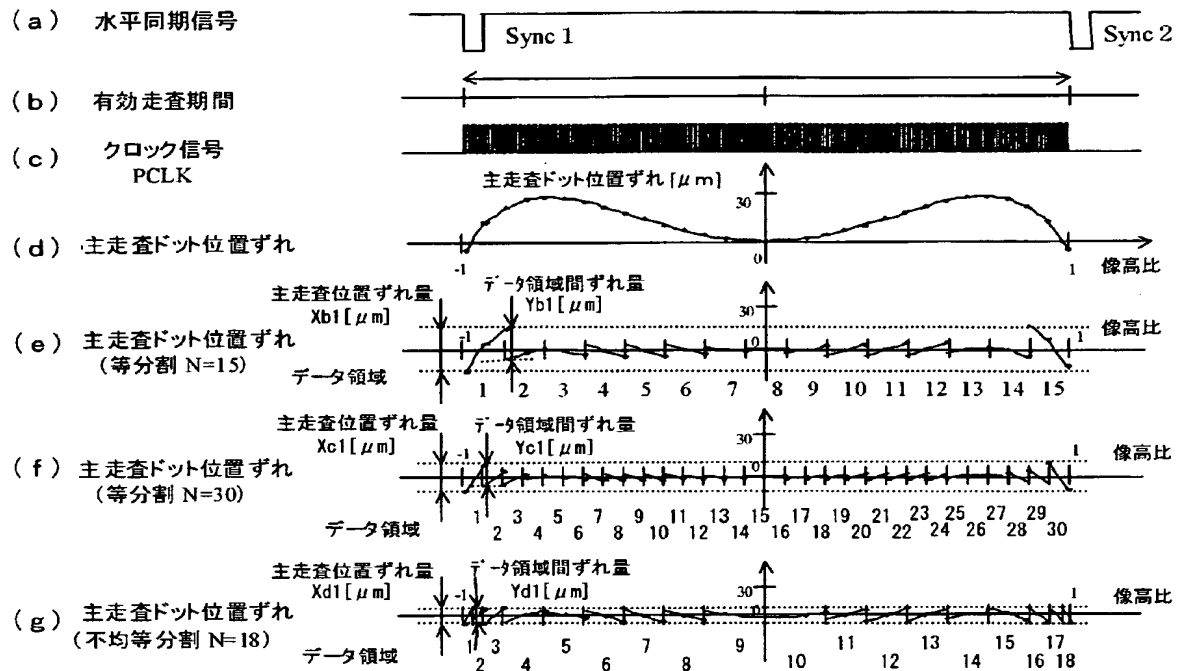
【図 16】



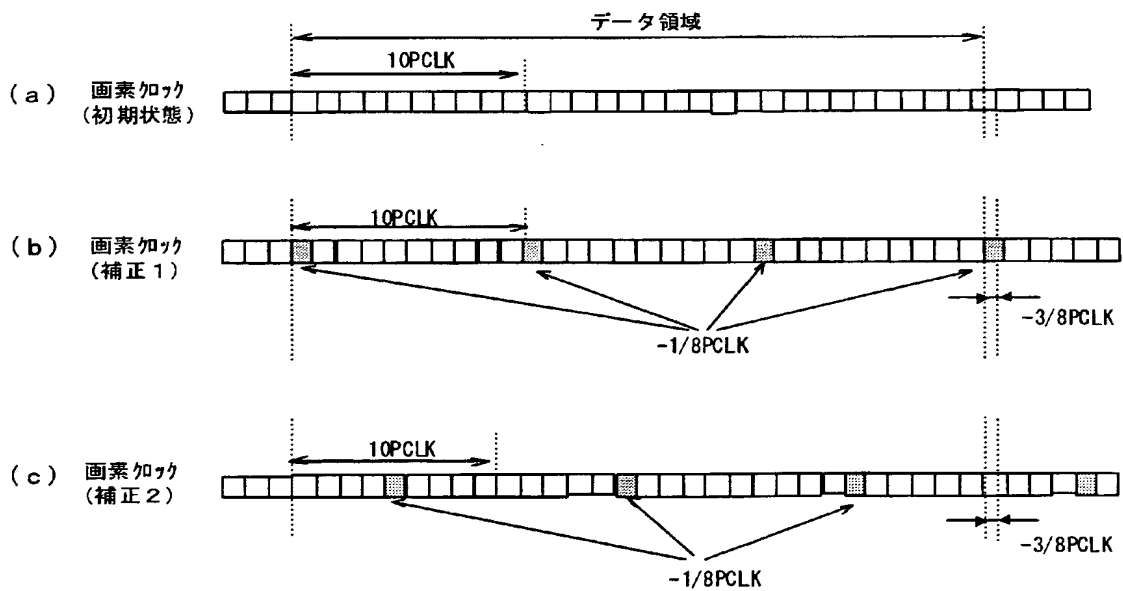
【図 17】



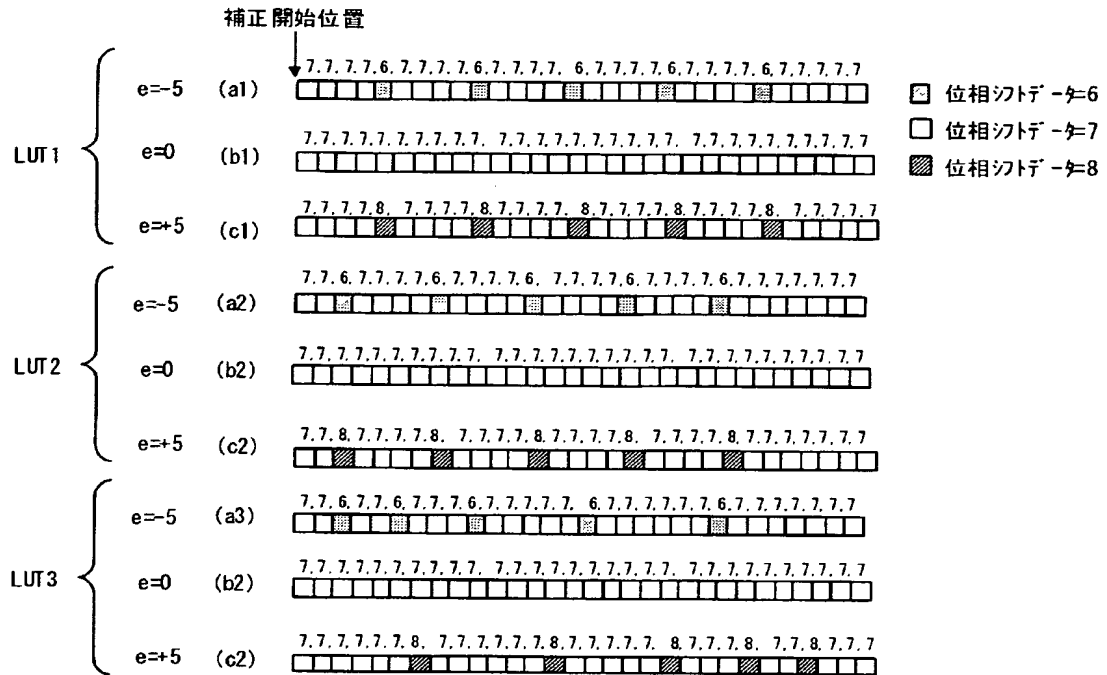
【図 18】



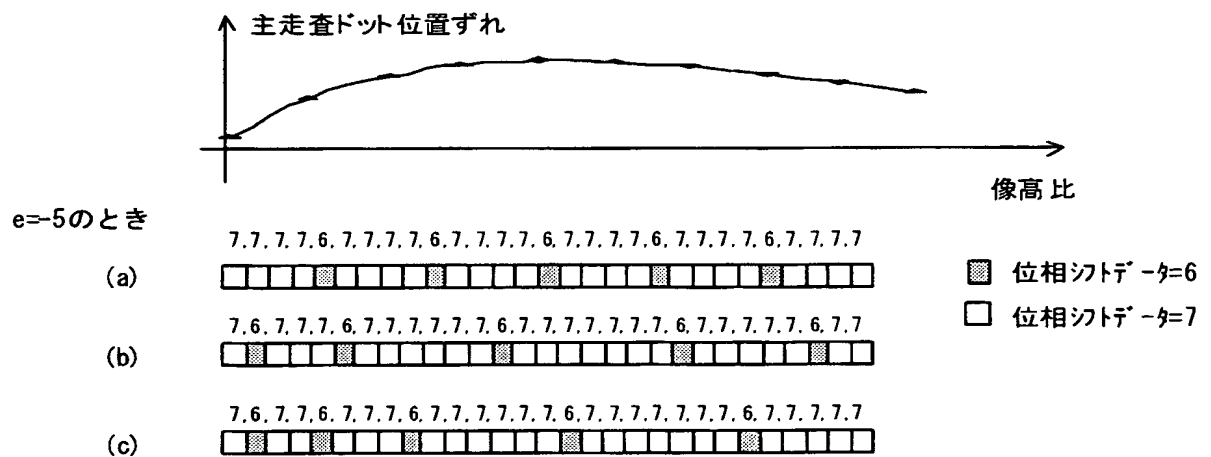
【図 19】



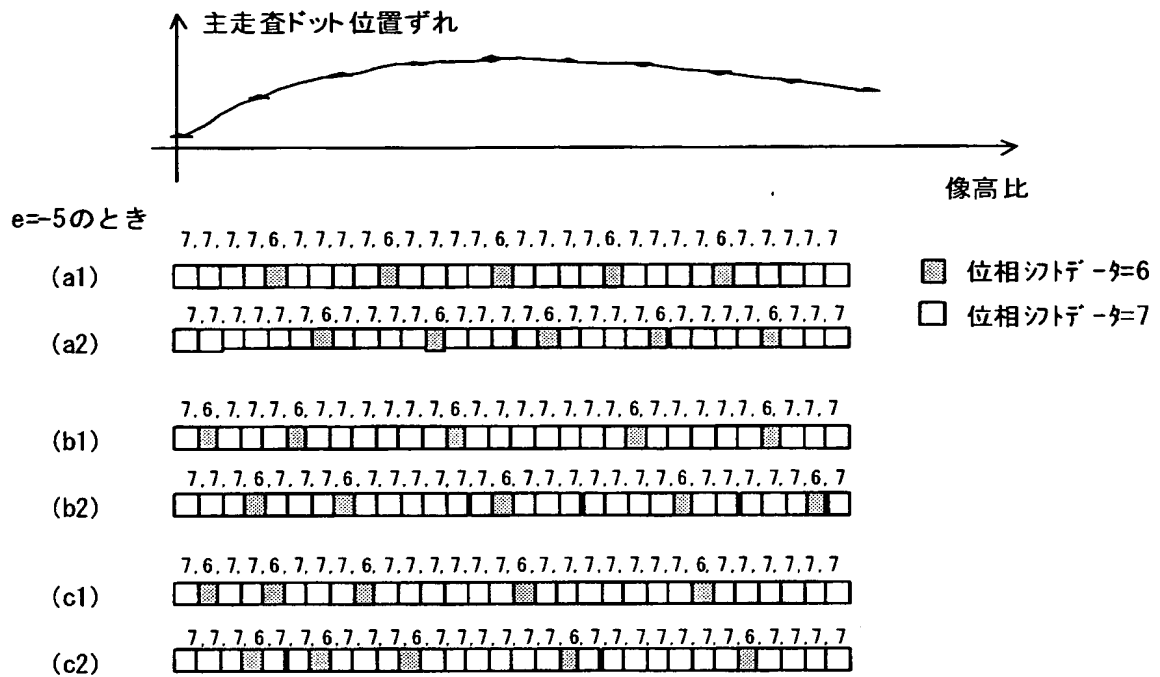
【図 20】



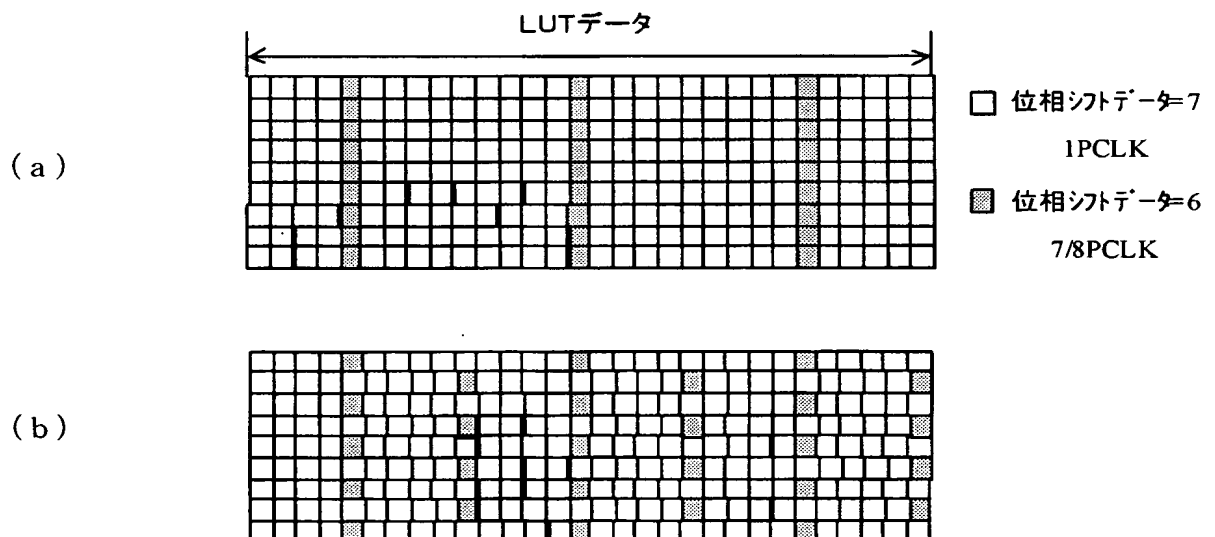
【図 21】



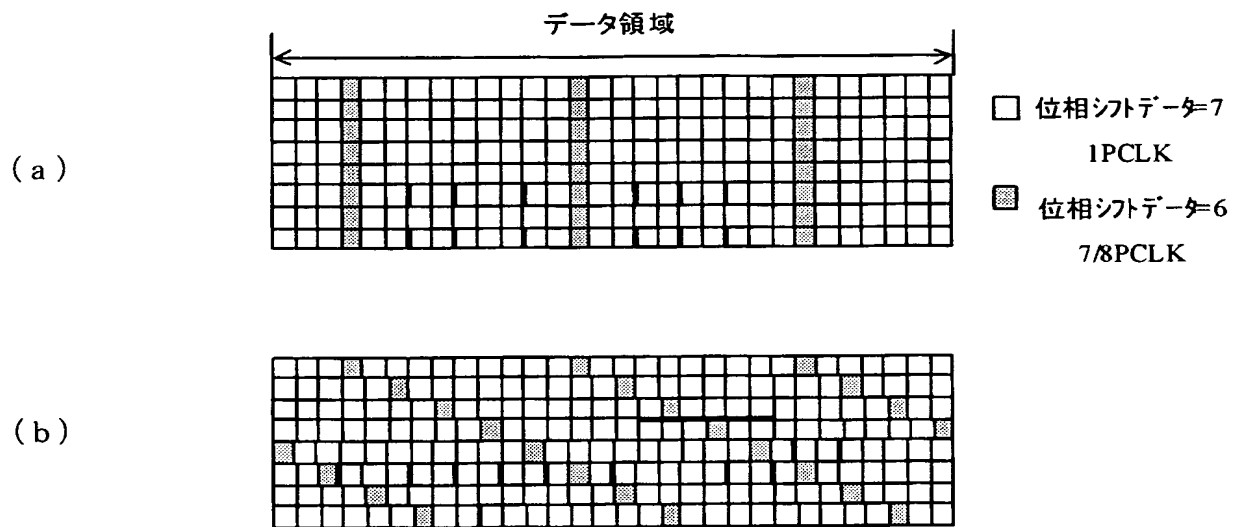
【図 2 2】



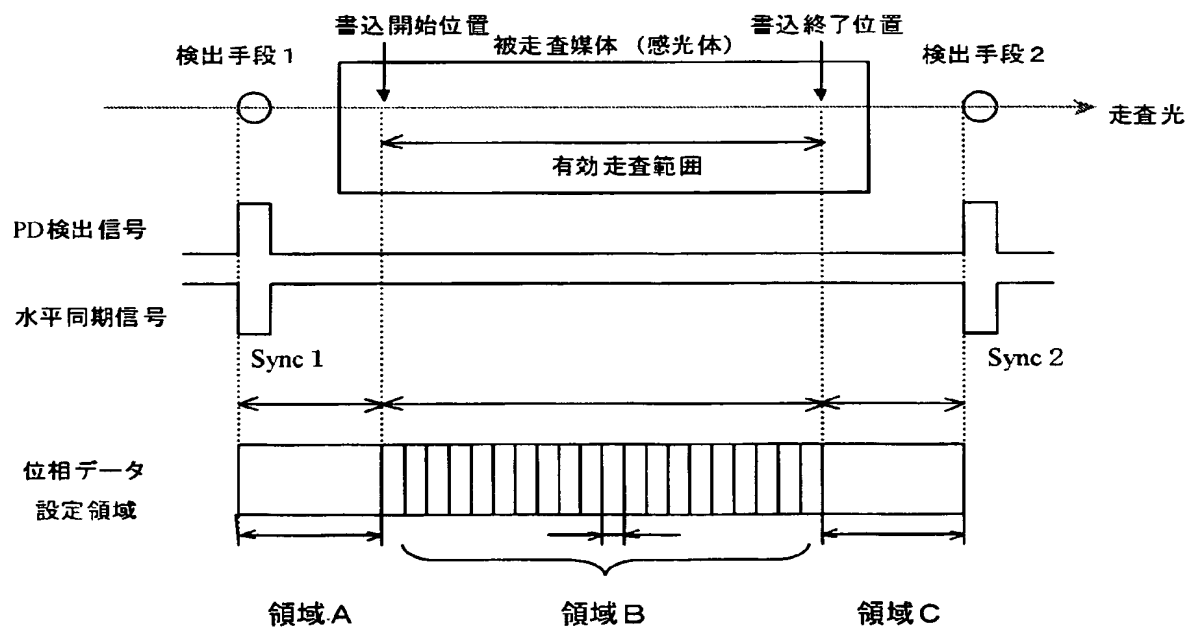
【図 2 3】



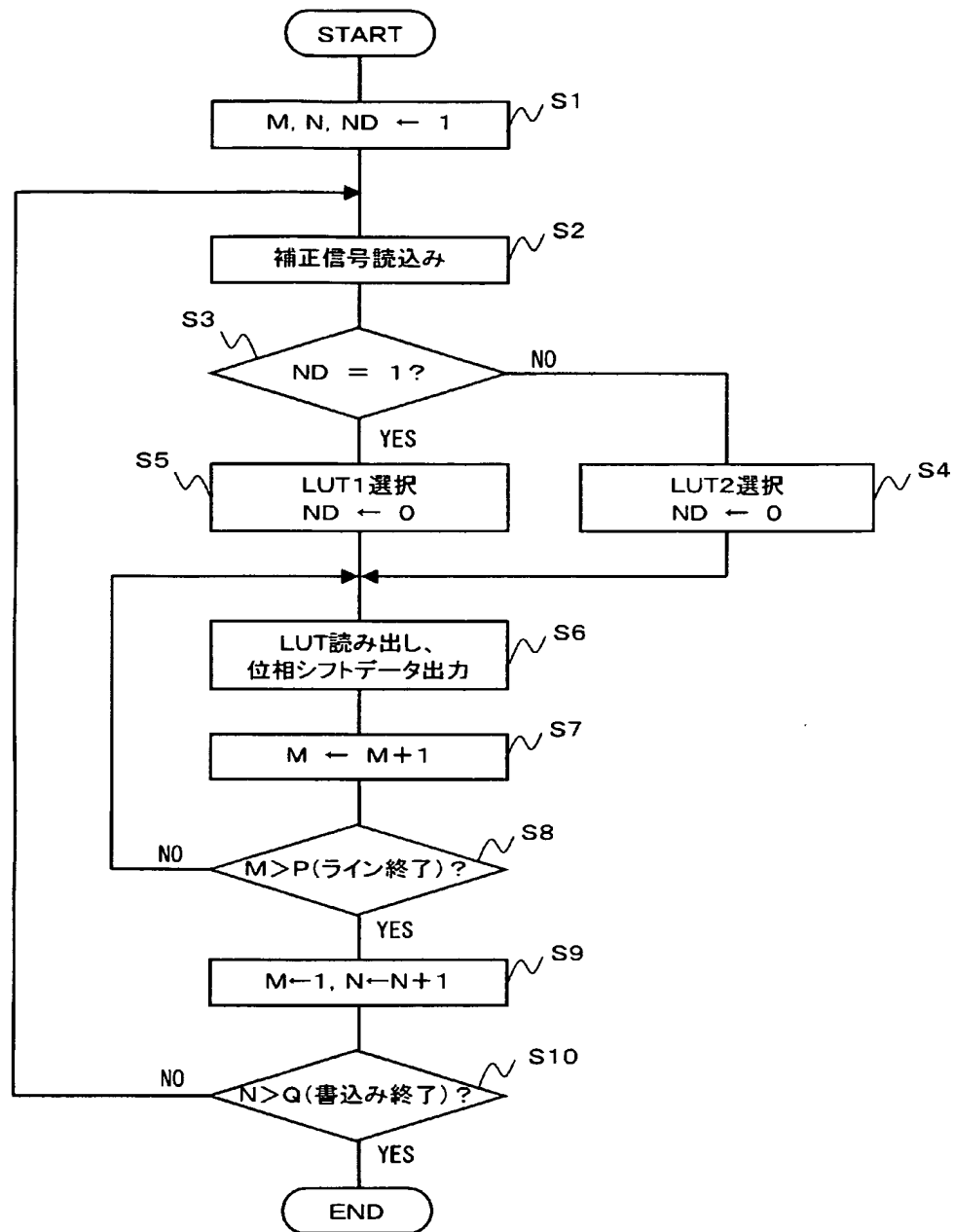
【図 24】



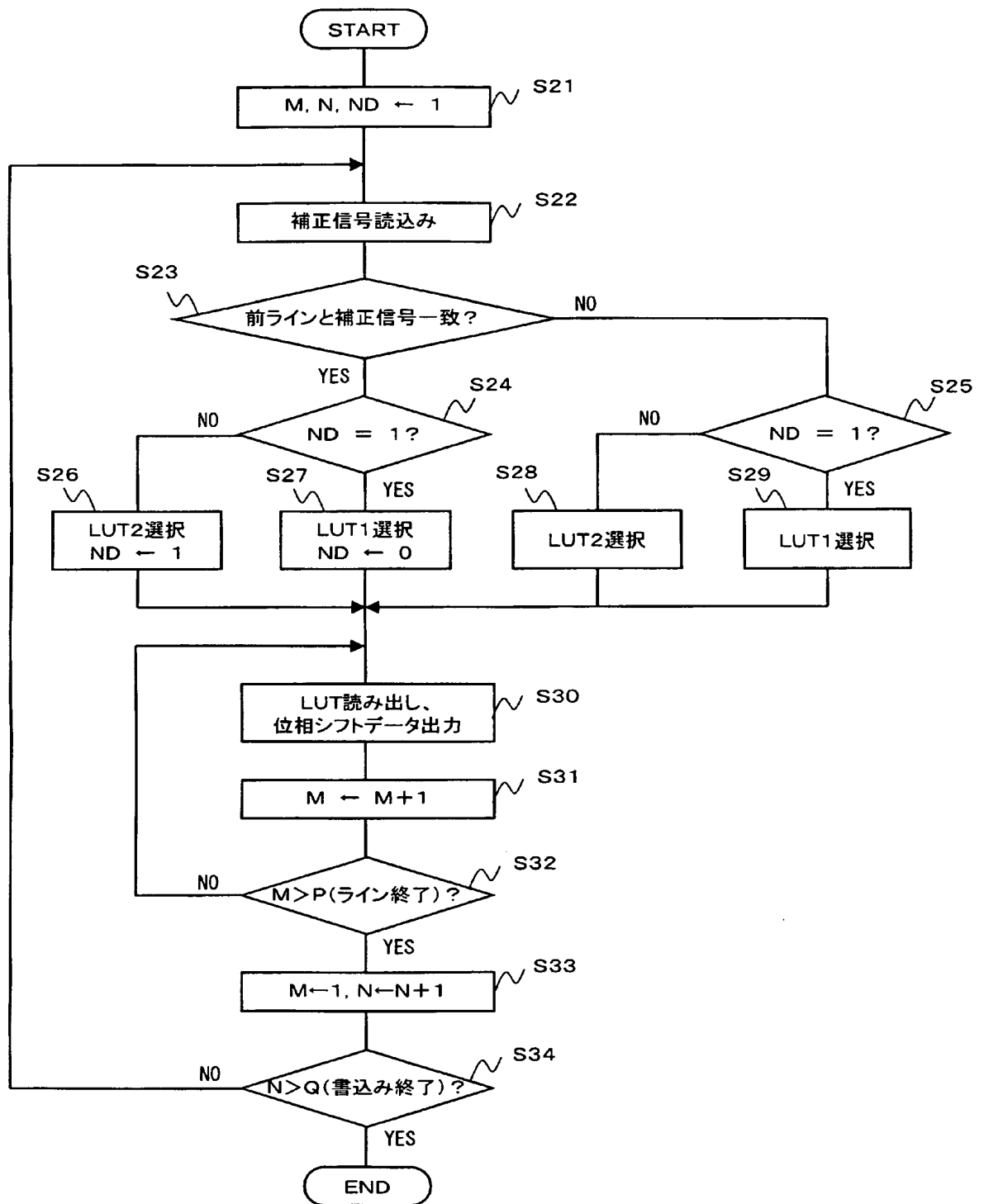
【図 25】



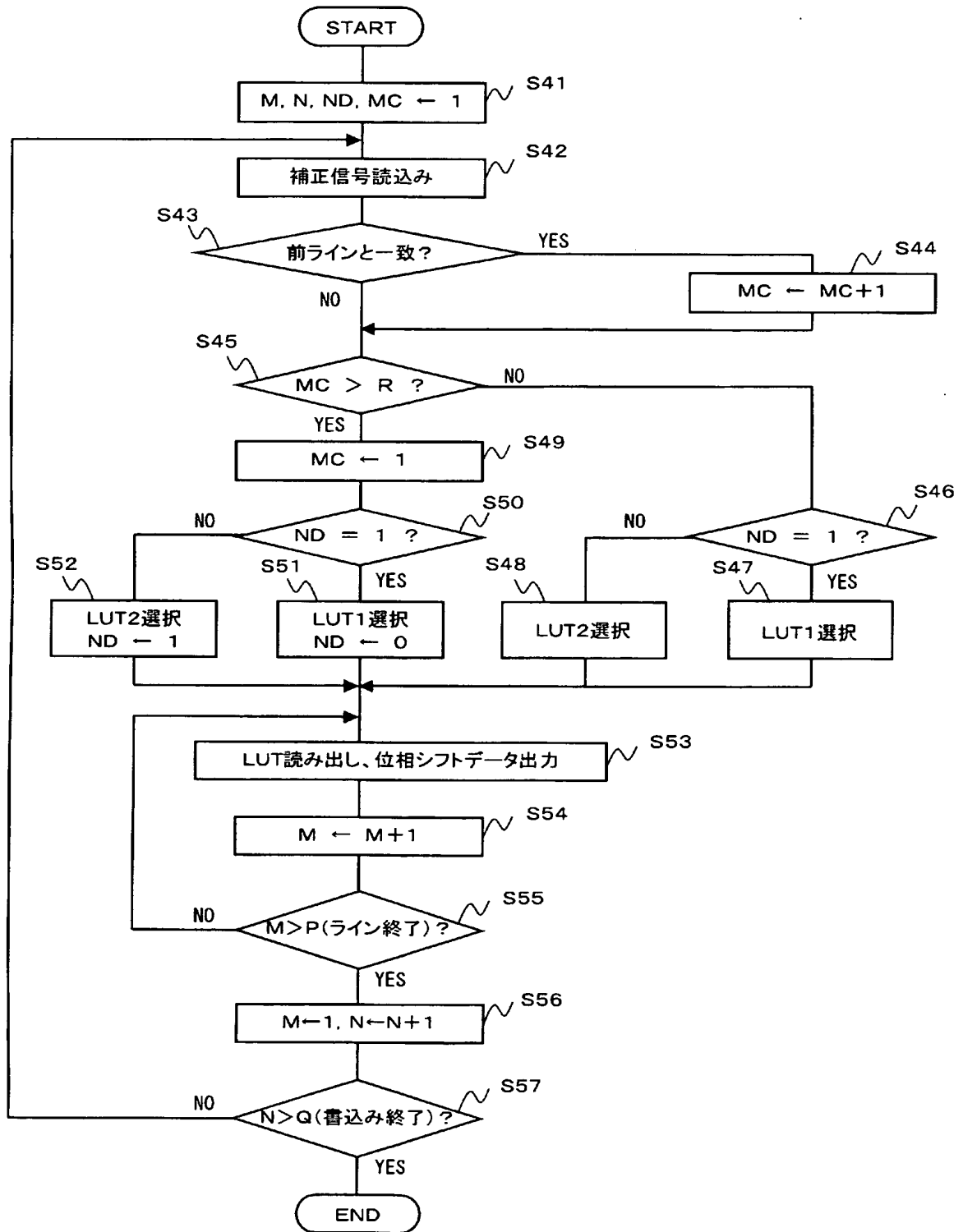
【図 26】



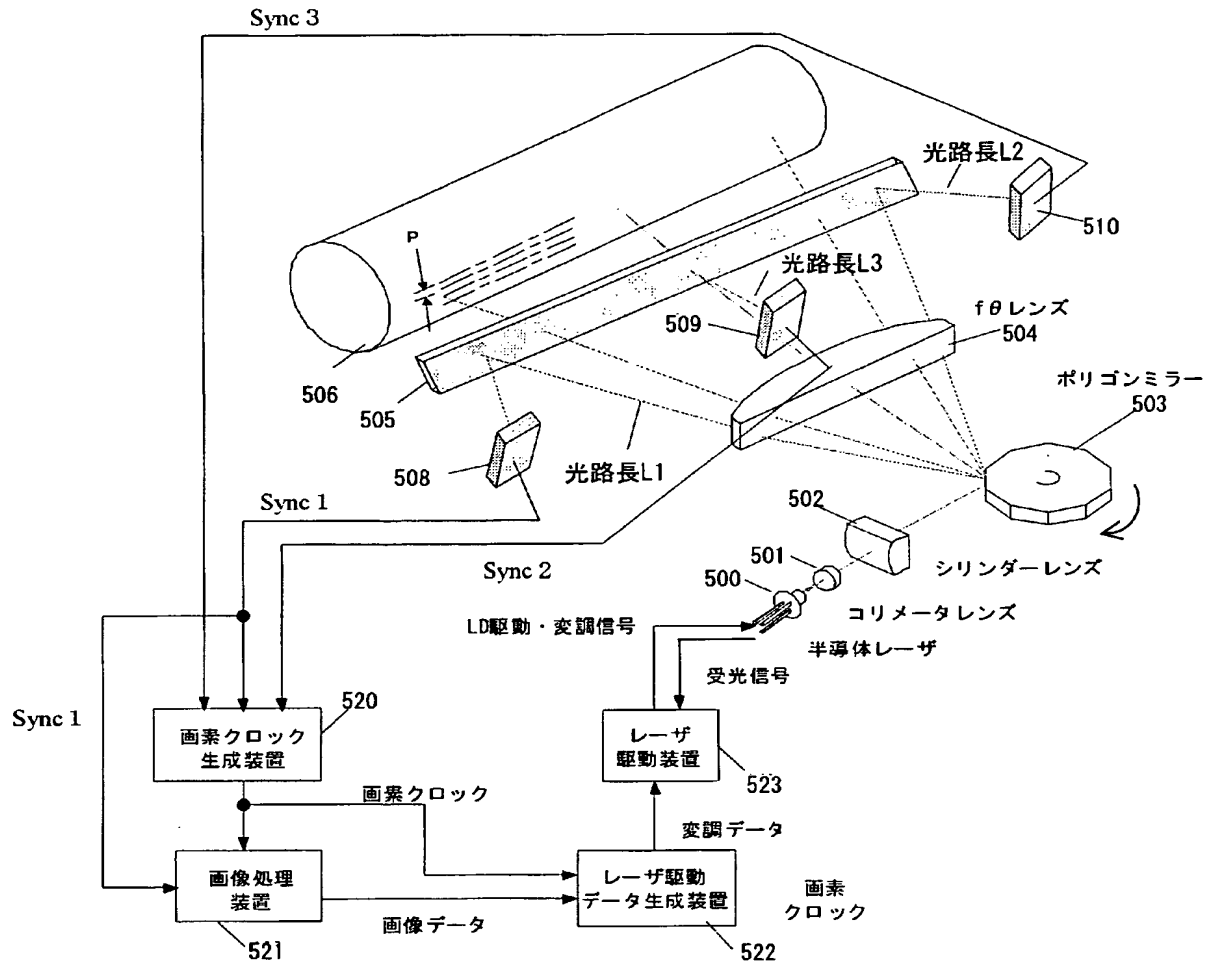
【図 27】



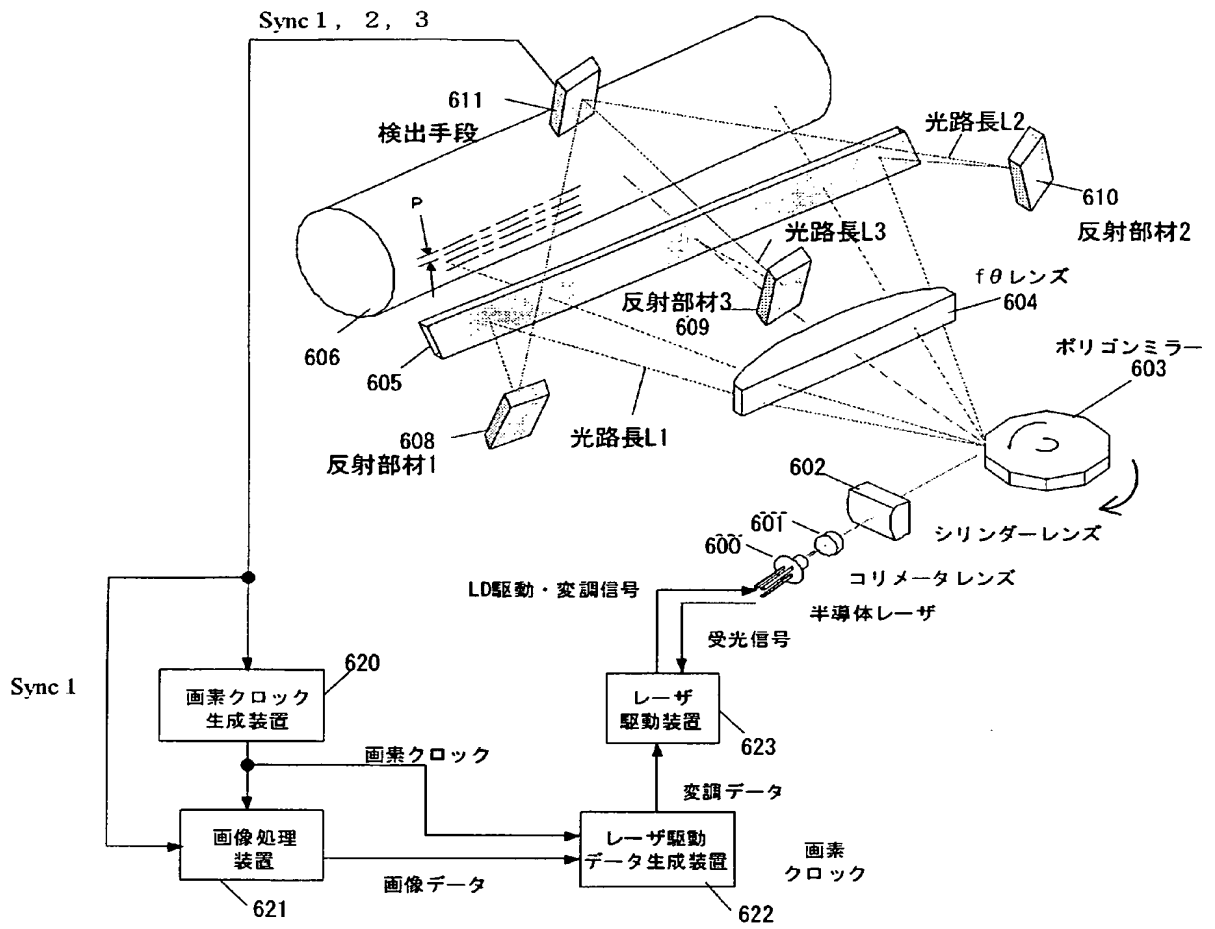
【図 28】



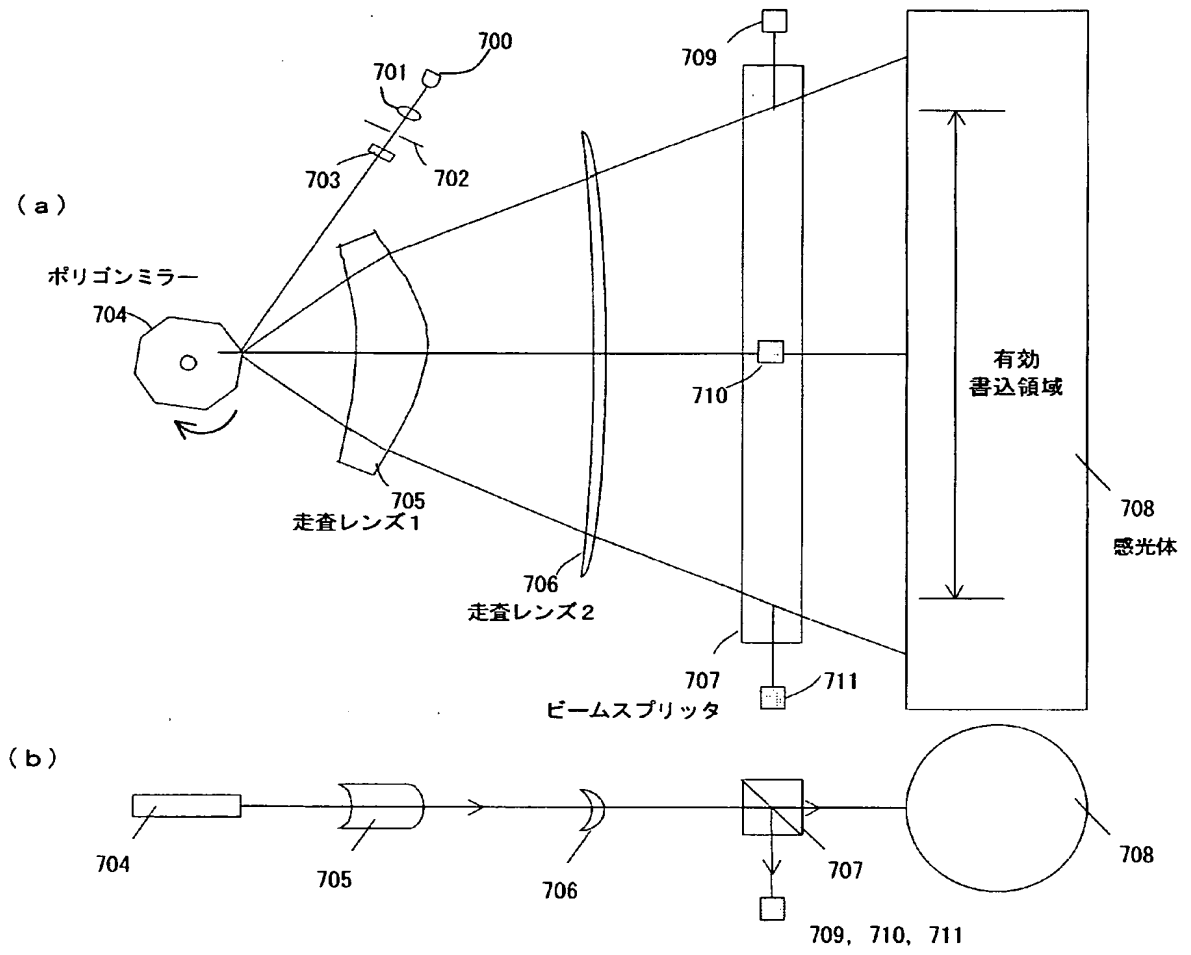
【図 29】



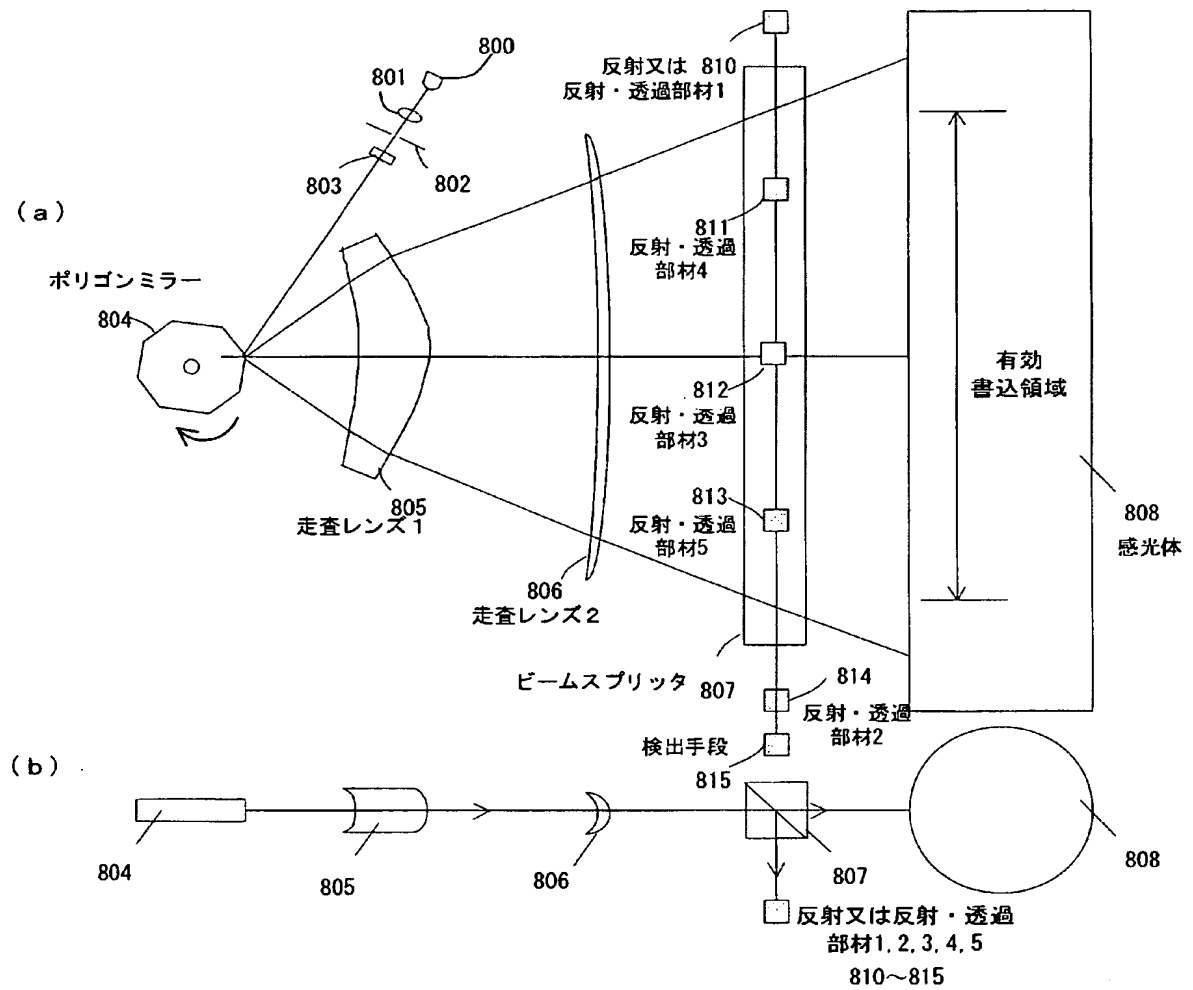
【図 30】



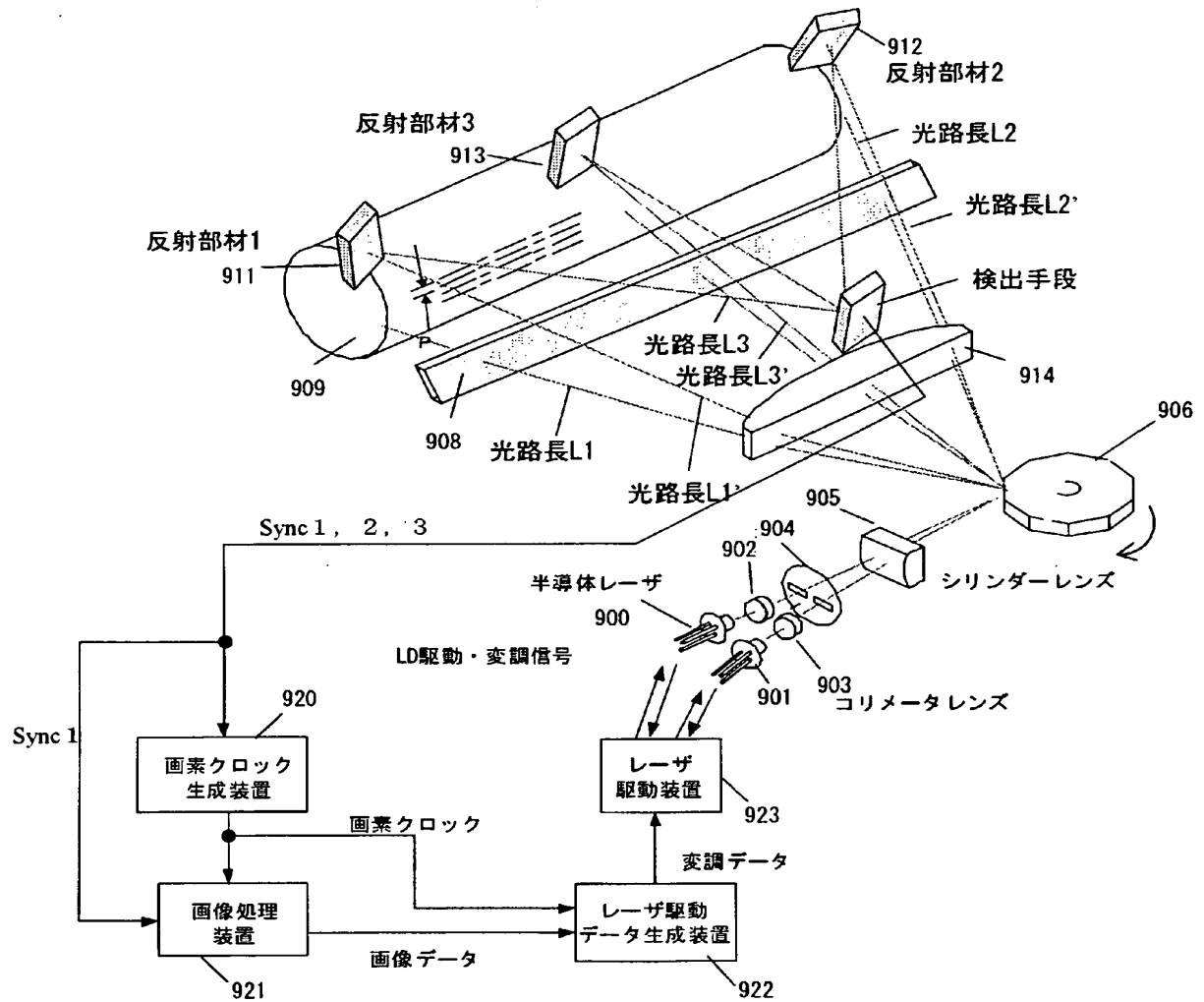
【図 31】



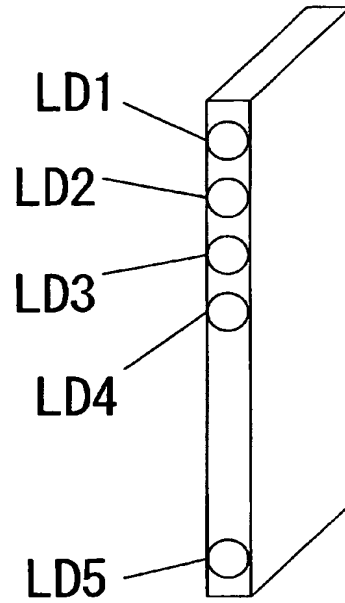
【図 3 2】



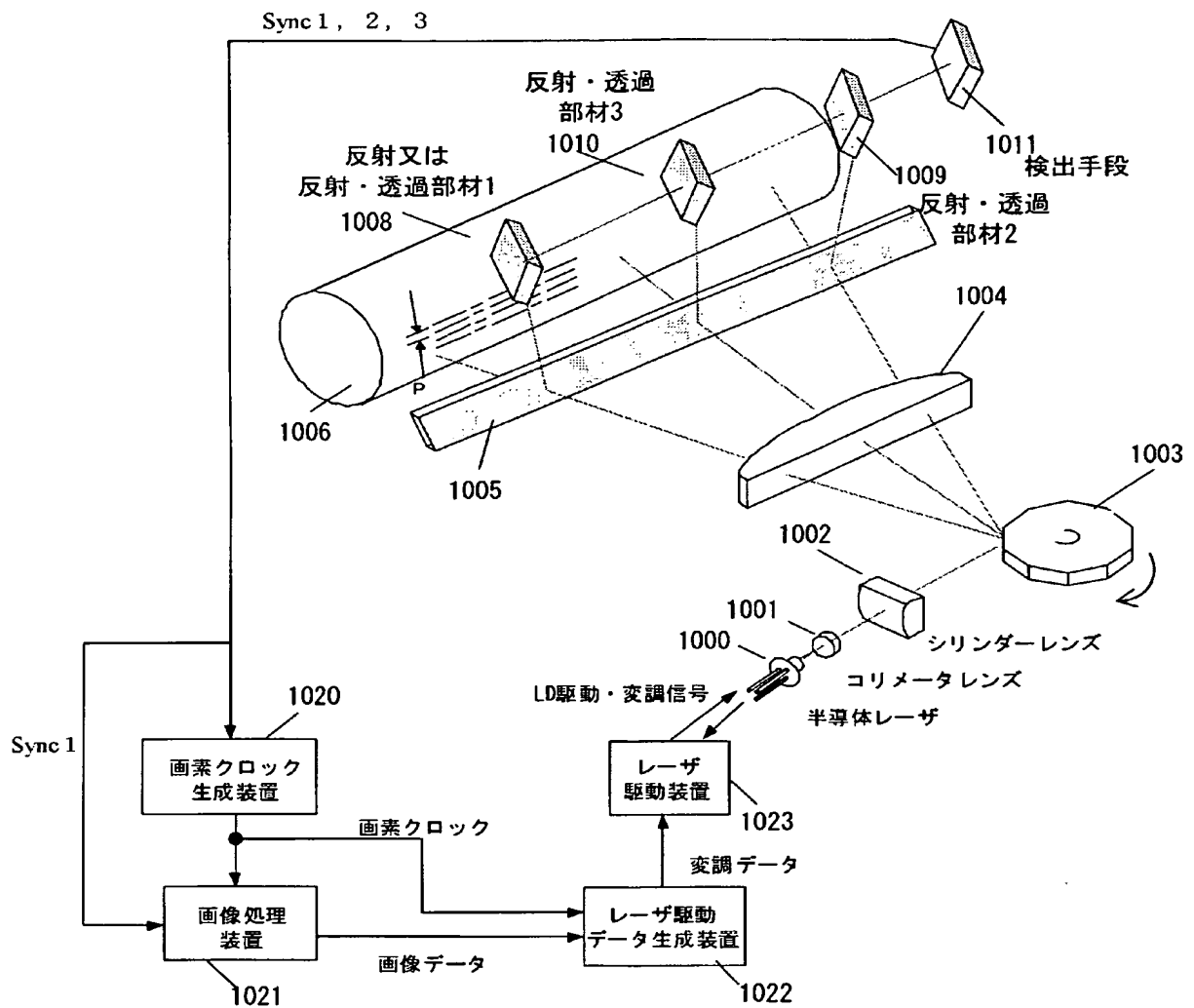
【図 33】



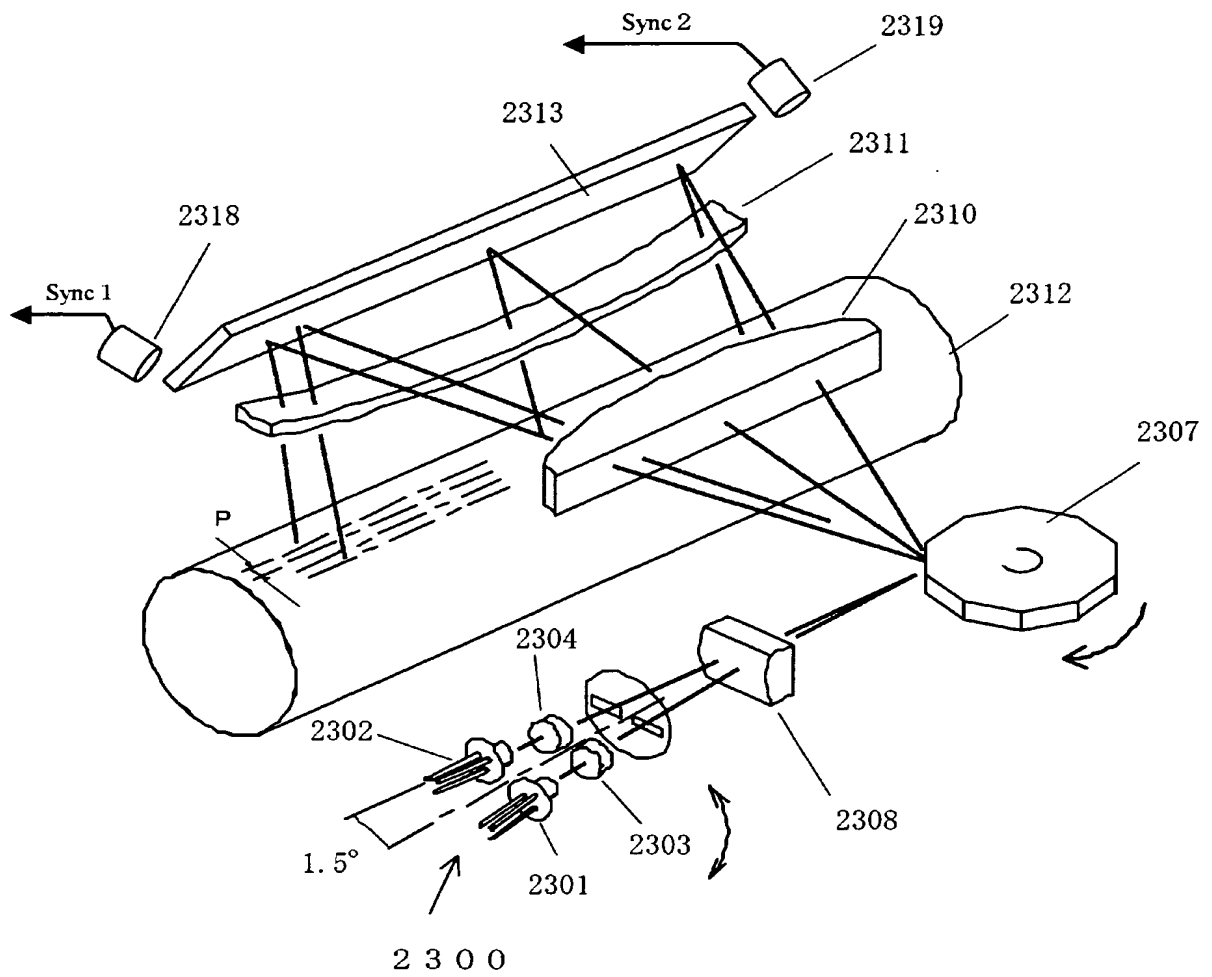
【図 3 4】



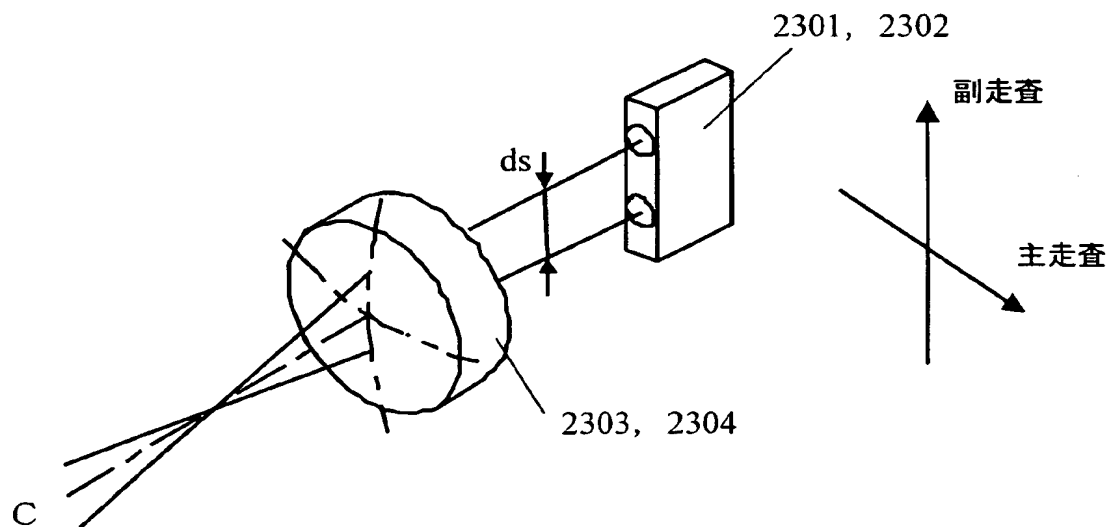
【図 35】



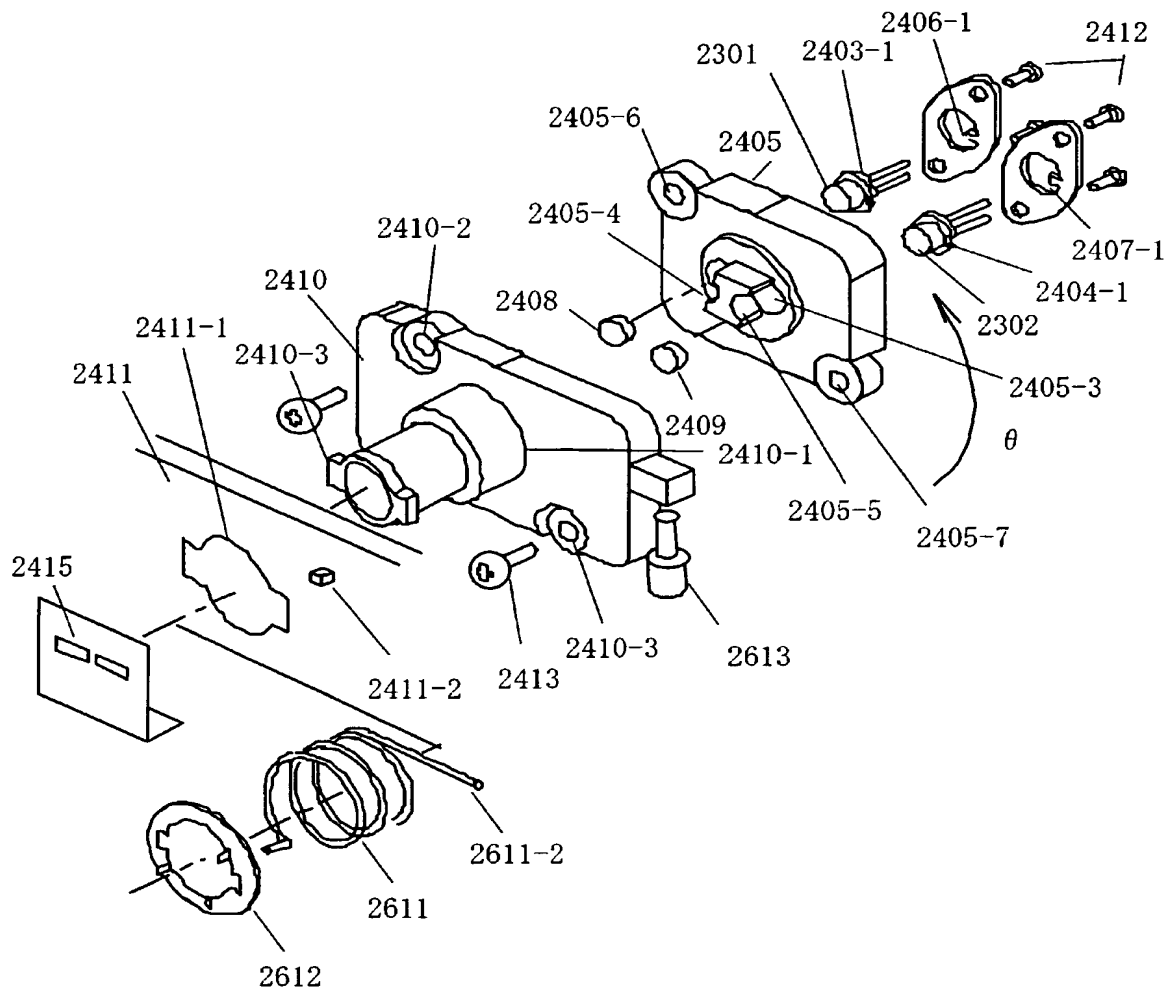
【図 36】



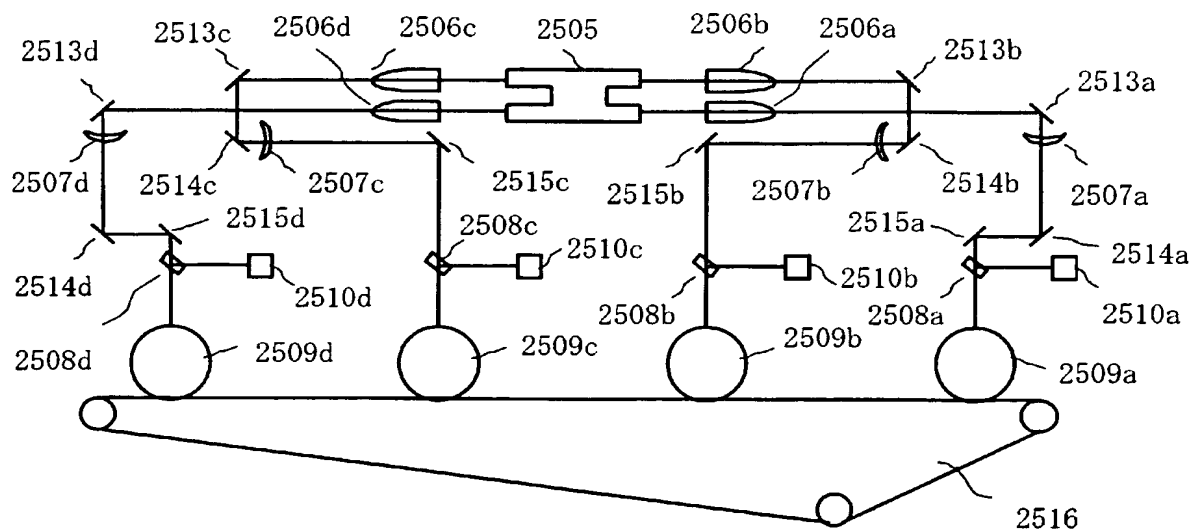
【図 37】



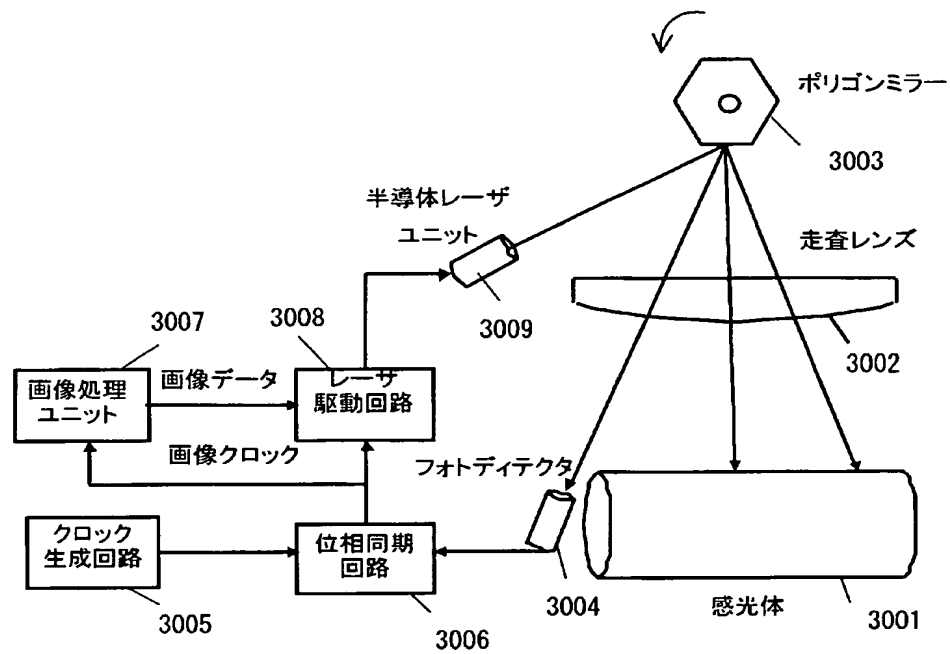
【図 38】



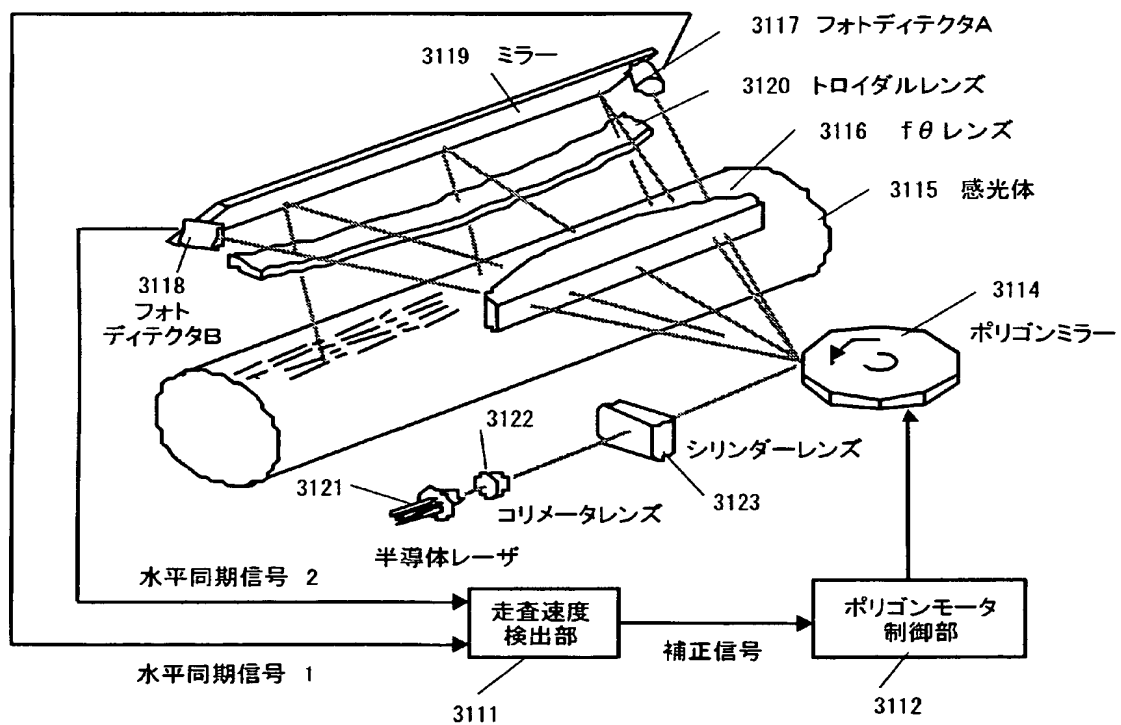
【図 39】



【図 40】



【図 41】



【書類名】 要約書

【要約】

【課題】 レーザプリンタ等の画像形成装置において、主走査ドット位置ずれを高精度に補正する。

【課題手段】 画像形成装置の画像書込用光源は画素クロックに同期して駆動される。その画素クロックを生成するための装置において、2以上の水平同期信号間の時間間隔を検出部3が検出され、その時間間隔と目標値との差が比較部4で求められる。位相シフトデータ生成部5は、位相シフトデータ・パターンを記憶したLUTを内蔵し、上記差に応じた位相シフトデータをLUTより読み出し出力する。画素クロック生成部6は、高周波クロック生成部2で発生した高周波クロックを分周し、位相シフトデータに従って位相が制御された画素クロックを生成する。

【選択図】 図1

特願 2003-286608

出願人履歴情報

識別番号

[000006747]

1. 変更年月日

2002年 5月17日

[変更理由]

住所変更

住 所

東京都大田区中馬込1丁目3番6号

氏 名

株式会社リコー